

**ČESKÉ VYSOKÉ
UČENÍ TECHNICKÉ
V PRAZE**



**Diplomová práce
2018**

Návrh rezonančního měniče s širokým rozsahem
napájecího napětí

Autor práce

Bc. Filipp Frolov

Vedoucí práce

Ing. Jan Bauer, Ph. D.



ZADÁNÍ DIPLOMOVÉ PRÁCE

I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení:	Frolov	Jméno: Filipp	Osobní číslo: 420286
Fakulta/ústav:	Fakulta elektrotechnická		
Zadávací katedra/ústav:	Katedra elektrických pohonů a trakce		
Studijní program:	Elektrotechnika, energetika a management		
Studijní obor:	Elektroenergetika		

II. ÚDAJE K DIPLOMOVÉ PRÁCI

Název diplomové práce:

Návrh rezonančního měniče s širokým rozsahem napájecího napětí

Název diplomové práce anglicky:

Design of Resonant Power Converter with Wide Range of Supply Voltage

Pokyny pro vypracování:

1. Nastudujte princip činnosti sériového, paralelního a sério-paralelního rezonančního měniče. Presentujte výhody a omezení LLC měniče ve vztahu ke zvolené drážní aplikaci. Zvláštní pozornost věnujte snížení ztrátového výkonu a EMI pomocí principu měkkého spínání, definujte podmínky ZVS.
2. Odvoďte napěťový přenos rezonančního měniče a stanovte regulační rozsah.
3. Presentujte možnosti zvýšení regulačního rozsahu LLC měniče. Porovnejte navržené modifikace LLC s kaskádou měničů obsahující též tvrdě spínaný měnič.
4. Předložte vlastní návrh LLC měniče. Zvolte požadavky na jednotlivé komponenty měniče. Naznačte princip řízení.
5. Demonstrujte princip funkce předloženého rezonančního měniče pomocí obvodové simulace realizované například v prostředí LTspice nebo Simulink. Ověřte napěťový přenos a platnost podmínek ZVS měniče. Diskutujte vliv parazitní indukčnosti přítomné v primárním i sekundárním obvodu na napěťové zesílení měniče.

Seznam doporučené literatury:

[1] Topology Investigation of Front End DC/DC Power Conversion for Distributed Power System by Bo Yang
[2] Power electronics Handbook - Third Edition by Muhammad H. Rashid
[3] Application note - AN2644 - An introduction to LLC resonant half-bridge converter by ST
[4] Application Note AN2012-09 - Resonant LLC Converter: Operation and Design by Infineon
[5] Diplomová práce - LLC rezonanční měnič středního výkonu, Bc. Radek Petrásek

Jméno a pracoviště vedoucí(ho) diplomové práce:

Ing. Jan Bauer, Ph.D., katedra elektrických pohonů a trakce FEL

Jméno a pracoviště druhé(ho) vedoucí(ho) nebo konzultanta(ky) diplomové práce:

Datum zadání diplomové práce: **26.04.2018** Termín odevzdání diplomové práce: **25.05.2018**

Platnost zadání diplomové práce: **30.09.2019**

Ing. Jan Bauer, Ph.D. podpis vedoucí(ho) práce	podpis vedoucí(ho) ústavu/katedry	prof. Ing. Pavel Ripka, CSc. podpis děkana(ky)
---	-----------------------------------	---

III. PŘEVZETÍ ZADÁNÍ

Diplomant bere na vědomí, že je povinen vypracovat diplomovou práci samostatně, bez cizí pomoci, s výjimkou poskytnutých konzultací. Seznam použité literatury, jiných pramenů a jmen konzultantů je třeba uvést v diplomové práci.

Datum převzetí zadání

Podpis studenta



Poděkování

Děkuji vedoucímu diplomové práce Ing. Janu Baurovi za účinnou odbornou a pedagogickou pomoc a další cenné rady při zpracování mé diplomové práce. Taktéž děkuji své rodině, která mě podporovala během celého studia na vysoké škole.

Prohlášení

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze dne:

Bc. Filipp Frolov

Abstrakt

Tato práce se zabývá simulacemi rezonančních měničů s velkým rozsahem vstupního napětí. Na začátku práce jsou rozebrány ztráty na spínacích prvcích, poté jsou probrány způsoby omezení těchto ztrát za pomoci techniky měkkého spínání. Dále jsou odvozeny napěťové přenosy některých typů rezonančních obvodů. Pak jsou rozebrány jednotlivé topologie používající rezonanční obvody. Poslední část je věnována simulacím a zhodnocení výsledků.

Klíčová slova

ZVS, rezonanční měnič, SRC, PRC, SPRC, široký rozsah napájecího napětí, napěťový přenos, LTspice, simulace

Abstract

This diploma thesis deals with simulations of resonant converter with wide range input voltage. In the beginning is described a power losses in switching component and solutions for their reduced with soft switching techniques. Next part is about derivation of transfer function of resonant circuit. Topologies with resonant circuit are also described. The last part is devoted to simulytions and evaluation of results.

Keywords

ZVS, resonant converter, SRC, PRC, SPRC, wide input voltage range, voltage gain model, LTspice, simulation

Seznam použitých zkratek

IGBT - Insulated gate bipolar transistor

MOSFET - Metal oxide semiconductor field effect transistor

SOA – Safe Operating Area – bezpečná pracovní oblast

EMI – Electromagnetic interference – elektromagnetické rušení

ZVS – Zero voltage switching – spínání v nule napětí

ZCS – Zero current switching – spínání v nule proudu

PWM – Pulse-width modulation - pulzně šířková modulace

FHA – First harmonic analysis – analýza první harmonické

SRC - Series Resonant Converter – sériový rezonanční měnič

PRC – Parallel Resonant Converter – paralelní rezonanční měnič

SPRC – Series Parallel Resonant Converter – sériově paralelní rezonanční měnič

LTspice – Linear Technology Simulation Program with Integrated Circuit Emphasis

SiC – Silicon Carbide – karbid křemíku



Obsah

1. Cíl.....	14
2. Úvod.....	14
2.1. Problematika velkého rozsahu vstupního napětí	14
3. Drážní norma.....	15
4. Ztráty ve výkonových tranzistorech.....	16
4.1. Ideální tranzistor.....	16
4.2. Reálný tranzistor.....	16
4.3. Zapínací ztráty.....	17
4.4. Vodivostní ztráty	17
4.5. Vypínací ztráty	18
4.6. Celkové ztráty.....	18
5. Techniky zmenšení ztrát ve výkonových tranzistorech.....	19
5.1. Odlehčovací obvody.....	19
5.2. Rezonanční měniče.....	20
6. Varianty realizace měniče s velkým regulačním rozsahem.....	22
6.1. Plný můstek – Full Bridge.....	22
6.2. Rezonanční topologie.....	23
6.3. FHA – first harmonic analysis.....	23
6.4. Sériový rezonanční měnič	25
6.5. Paralelní rezonanční měnič	28
6.6. Sériově paralelní měnič	31
6.7. Kaskáda měničů	34
6.8. Tří úroňový měnič	35
7. Parazitní parametry.....	39
7.1. Spínání v nule napětí	40
7.2. Podmínky měkkého spínání	41
8. Specifikace měniče – Technické zadání.....	43
8.1. Samotný návrh měniče	43
8.2. Stanovení parametrů měniče	45
9. LTspice – popis simulačního softwaru.....	48
9.1. Jak pracuje LTspice?.....	48
9.2. Struktura vstupního souboru	49



10. Simulace měniče v programu LTspice.....	52
10.1. Základní operační oblasti	52
10.2. Importování součástek	53
10.3. Simulační model měniče	56
10.4. Kontrola podmínek měkkého spínání	58
10.5. Výpočet výstupního filtru	59
10.6. Simulace ustáleného stavu měniče $f_s = f_{r1}$	61
10.7. Simulace rozběhu měniče	64
10.8. Simulace rozběhu měniče pomocí soft startu.....	65
10.10 Simulace měniče v podrezonančním stavu $f_s = f_{r2} < f_{r1}$	67
10.11 Simulace kaskády měničů	69
10.12 Simulace tří úrovněvého měniče.....	71
11. Závěr	74
Seznam obrázků	77
Příloha 1 –popís simulace pomocí netlistu, LLC měnič	79
Příloha 2 –popís simulace pomocí netlistu, kaskáda měničů	80
Příloha 3 – popis simulace pomocí netlistu, 3 urovněvého měničů.....	81



1. Cíl

Cílem této diplomové práce je na základě popsaných topologií zvolit nejvhodnější zapojení pro měnič s velkým rozsahem vstupního napětí. Tento měnič by měl být schopen pracovat na trakční síti a odpovídat požadavkům normy ČSN EN50163 ed.2.. Na začátku práce budou rozebrány výhody a nevýhody jednotlivých zapojení. Dále bude následovat volba jedné topologie a bude provedena simulace pro ověření předpokladů. Poslední část této práce se bude zabývat zhodnocením výsledků.

2. Úvod

Velký rozvoj polovodičové techniky umožňuje měnit parametry napětí a proudu na požadované hodnoty. Některé technologie potřebují velké napětí v řádu desítek kilovolt, ale zároveň malé proudy v řádu desítek miliampér (například elektrické odlučovače v elektrárnách). Některé technologie naopak používají velké proudy, ale malá napětí (například elektrolýza). Pro vytvoření požadovaných hodnot napětí a proudu tyto technologie používají výkonové polovodičové měniče. Jedná se o výkony v řádu jednotek až tisíc kilowatt. Další aplikace polovodičových měničů jsou méně výkonově náročné. Příklady takových aplikací jsou napájecí zdroje pro počítače, nabíječky na notebooky a mobily nebo ovládání osvětlení. Mezi základní požadavky na měniče patří výkon, cena, spolehlivost, doba přetížení, spínací frekvence, objem a hmotnost. Základní prvky těchto měničů nebo zdrojů jsou polovodičové spínače. Jednotlivá zapojení těchto spínačů tvoří různé typy topologií, které budou dále popsány.

2.1. Problematika velkého rozsahu vstupního napětí

Každá síť má určitý zkratový výkon. Tento výkon není nekonečný, a proto se může stát, že v případě velkého odběru výkonu, napětí v síti může klesnout pod jmenovitou hodnotu. Trakční síť není výjimkou. Během rozjezdu, tramvaj či vlak odebírají obrovský výkon, řádově jednotky až desítky megawattů. Tento odběr způsobuje pokles napětí v trakční síti. Problematiku poklesu napětí v trakční síti řeší norma ČSN EN 50163 ed.2.. Norma taktéž stanovuje požadavky na drážní zařízení.



3. Drážní norma

Požadavky na drážní zařízení stanovuje norma ČSN EN 50163 ed.2. Tato norma definuje základní parametry napájecích trakčních soustav jako jsou pevná trakční zařízení včetně pomocných zařízení napájených z trakčního vedení. Norma popisuje základní charakteristiky napájecích napětí drážních vozidel. Norma definuje další parametry soustavy:

- jmenovité napětí V_n
- nejvyšší trvalé napětí V_{max1}
- nejvyšší krátkodobé napětí V_{max2}
- nejvyšší dlouhodobé přepětí V_{max3}
- nejnižší trvalé napětí V_{min1}
- nejnižší krátkodobé napětí V_{min2}
- dlouhodobé přepětí

Všechna tato napětí se dají shrnout do následující tabulky s hodnotami konkrétních napětí.

Elektrizační soustava	Nejnižší krátkodobé napětí V_{min2} [V]	Nejnižší trvalé napětí V_{min1} [V]	Jmenovité napětí V_n [V]	Nejnižší Trvalé napětí V_{max1} [V]	Nejvyšší krátkodobé napětí V_{max2} [V]
DC střední hodnoty	400	400	600	720	800
	500	500	750	900	1000
	1000	1000	1500	1800	1950
	2000	2000	3000	3600	3900

Tabulka 1 – Dovolena napětí

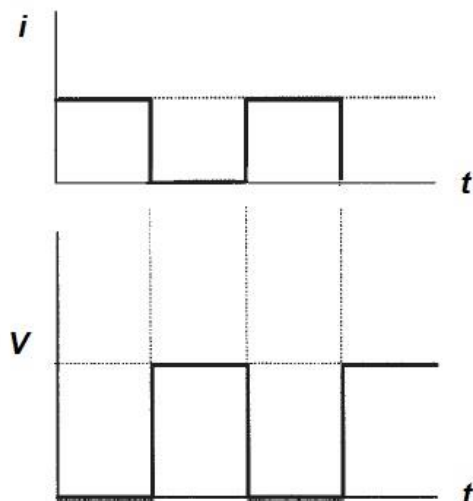
Podle normy za normálních provozních podmínek musí být napětí v rozmezí $V_{min1} \leq V_n \leq V_{max2}$. Za mimořádných provozních podmínek nesmí napětí v rozmezí $V_{min2} \leq V_n \leq V_{min1}$ uvedené v tabulce 1 způsobit žádné škody ani poruchy, přičemž mají drážní vozidla pracovat. Tyto požadavky definují rozsah vstupního napětí pro zařízení jako 400 až 1000 V, pro elektrizační soustavy 600 až 750 V.



4. Ztráty ve výkonových tranzistorech

4.1. Ideální tranzistor

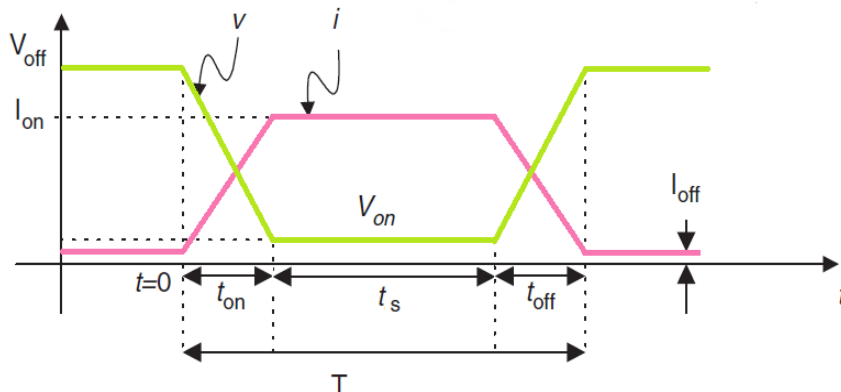
Představa ideálního tranzistoru je taková, že tranzistor je diskretní součástka, která má pouze dva stavy – vodivý a nevodivý. Přejít mezi těmito stavy je okamžitý a nezahrnuje přechodné děje. Tomuto přechodu říkáme ideální spínání. Příklad ideálního spínání je na obrázku 1. Samozřejmě v ideálním tranzistoru nedochází ke ztrátám [1].



Obrázek 1 – Průběhy napětí a proudu při ideálním spínání

4.2. Reálný tranzistor

U reálného tranzistoru je proces spínání mnohem složitější. Reálný tranzistor není diskretní součástka, a proto má ještě dva přechodné stavy: zapínání a vypínání. Idealizované průběhy napětí a proudu jsou na obrázku 2.



Obrázek 2 - Průběhy napětí a proudu při reálném spínání



4.3. Zapínací ztráty

Začneme zapínáním reálného tranzistoru ve vypnutém stavu. V propustném směru je na tranzistoru napětí V_{off} . V okamžiku $t=0$ se začne tranzistor zapínat. Proud začne narůstat na hodnotu I_{on} a napětí bude klesat na hodnotu V_{on} neboli na hodnotu V_{ce} – napětí mezi kolektorem a emitorem. Tento proces bude trvat určitou dobu t_{on} . Během zapínání se na tranzistoru objeví ztrátový výkon P_{on} – zapínací ztráty, které jsou dány vztahem (1).

$$P_{on} = \frac{1}{T} \cdot \int_0^{t_{on}} v_t(t) \cdot i_t(t) dt \quad (1)$$

Kde $v_t(t)$ – napětí na tranzistoru, $i_t(t)$ – proud tranzistorem

4.4. Vodivostní ztráty

Tranzistor se nachází v zapnutém stavu po dobu t_s . Přes tranzistor teče proud I_{on} . Na tranzistoru je napětí V_{on} neboli V_{ce} pro IGBT tranzistor nebo V_{ds} pro MOSFET tranzistor. Vodivostní ztráty na tranzistoru jsou způsobeny procházejícím proudem a kolektorovým napětím. Tyto ztráty lze popsat rovnicí (2).

$$P_v = \frac{1}{T} \cdot \int_0^{t_s} v_{on}(t) \cdot i_{on}(t) dt \quad (2)$$

Kde $v_{on}(t)$ – napětí na tranzistoru v sepnutém stavu, $i_{on}(t)$ – proud tranzistorem v sepnutém stavu

Tyto ztráty se dají omezit pomocí vhodně vybraného pracovního bodu. Pracovní bod se musí nacházet na mezi saturace. V tomto bodě má tranzistor nejlepší dynamické vlastnosti a malé saturační napětí V_{ce} .



4.5. Vypínací ztráty

Mechanismus vypínacích ztrát je obdobný mechanismu zapínacích ztrát. V čase $t = t_{on} + t_s$ přijde povel k vypnutí tranzistoru. Proud kolektorem začne klesat a napětí na tranzistoru vzroste na hodnotu V_{off} . Vypínací ztráty jsou popsány rovnicí (3).

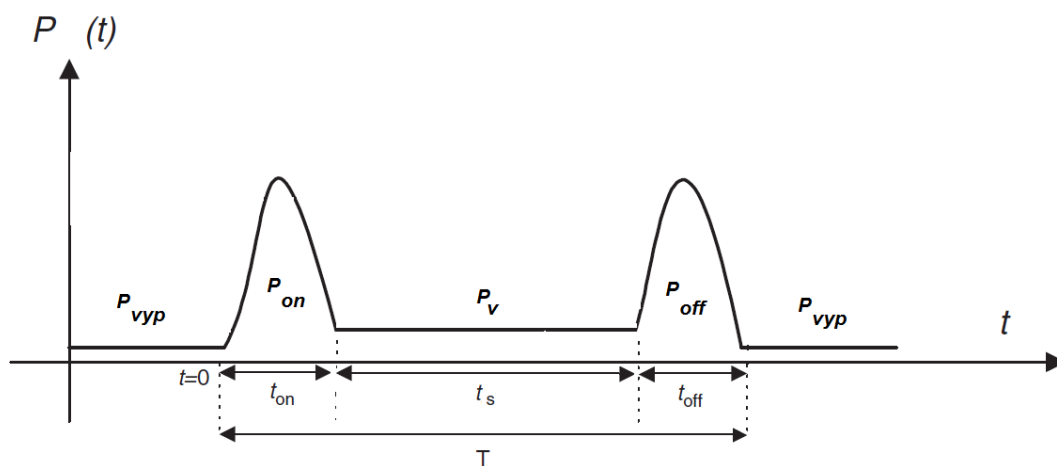
$$P_{off} = \frac{1}{T} \cdot \int_t^{t+t_{off}} v_t(t) \cdot i_t(t) dt \quad (3)$$

4.6. Celkové ztráty

Celkové ztráty se dají vyjádřit jako součet popsaných ztrát.

$$P_c = P_{on} + P_v + P_{off} + P_{vyp} \quad (4)$$

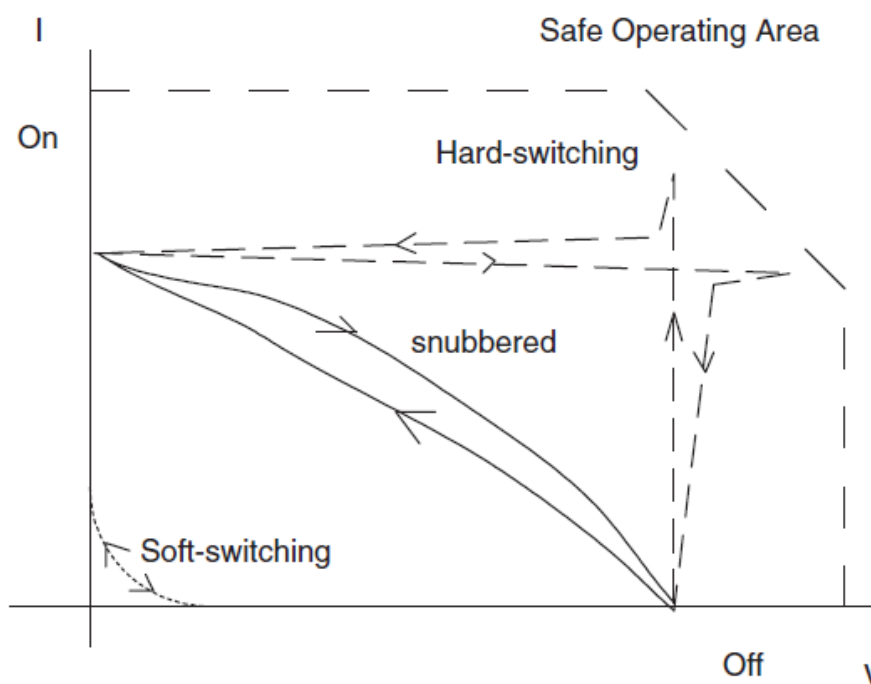
Kde P_{vyp} - ztráty ve vypnutém stavu jsou, skoro zanedbatelné. Průběh ztrát během jedné periody je na obrázku 3.



Obrázek 3 – Průběh ztrát na tranzistoru během spínání

5. Techniky zmenšení ztrát ve výkonových tranzistorech

Pokročilejší metody zmenšení ztrát ve výkonových tranzistorech dokázaly zmenšit spínací ztráty, ale zároveň přinesly nové techniky řízení a nové topologie. Kolem roku 1970 byly měniče řízeny pomocí pulzně šířkové modulace. Tranzistory spínaly zátěž pod plným napětím a vypínaly pod plným proudem. Těmto metodám spínáním se říká tvrdé spínání (Hard switch). Tvrdé spínání způsobuje proudové a napěťové namáhání tranzistorů. Dochází k většímu oteplení součástek, což zvětšuje nároky na chlazení a zvyšuje cenu celého měniče. Na obrázku 4 jsou zobrazeny spínací pochody v tranzistoru. Napětí a proud na tranzistoru nesmí překročit takzvanou SOA zónu – Safe Operating Area. Tato zóna definuje maximální ztrátový výkon na součástce. Z obrázku je vidět, že nejbližší ke hranici SOA je tvrdé spínání. Snubber obvody zajišťují rezervu od hranic SOA a technika měkkého spínání – Soft switching, maximálně snižuje ztrátový výkon na součástce.



Obrázek 4 – Spínací pochody při různých typech spínání

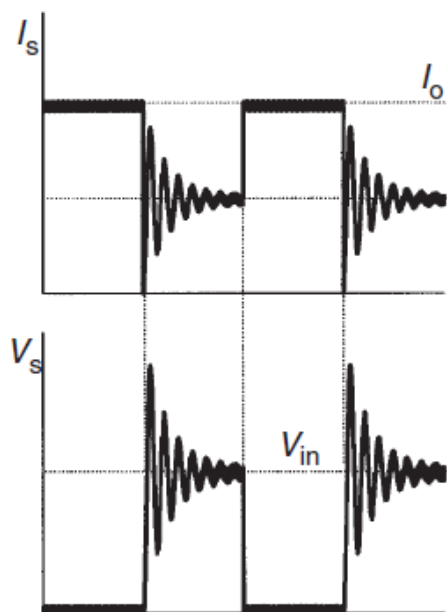
5.1. Odlehčovací obvody

Jedna z možností pro zmenšení spínacích ztrát jsou odlehčovací obvody (Snubbered circuits). Tyto obvody slouží ke zmenšení nárůstu proudu di/dt nebo napětí dv/dt . Dochází k omezení celkového součinu proudu a napětí, což vede ke snížení ztrát na součástce. Nevýhodou těchto obvodů je to, že část ztrátového výkonu je zmařena na odlehčovací síti. Jelikož ztrátový výkon



začne být úměrný spínací frekvenci, způsobí to omezení maximální spínací frekvence měniče. Bez ohledu na snížené spínacích ztrát probíhají přechodné děje na indukčnostech a kondenzátorech, které způsobují elektromagnetické rušení (Electromagnetic interference EMI).

Průběh spínání ideálního tranzistoru byl na obrázku 1. Ve skutečnosti spínání tranzistoru probíhá podle obrázku 5. Špičky a zákmity na průbězích napětí a proudu způsobují elektromagnetické rušení.



Obrázek 5 – Spínání reálného tranzistoru

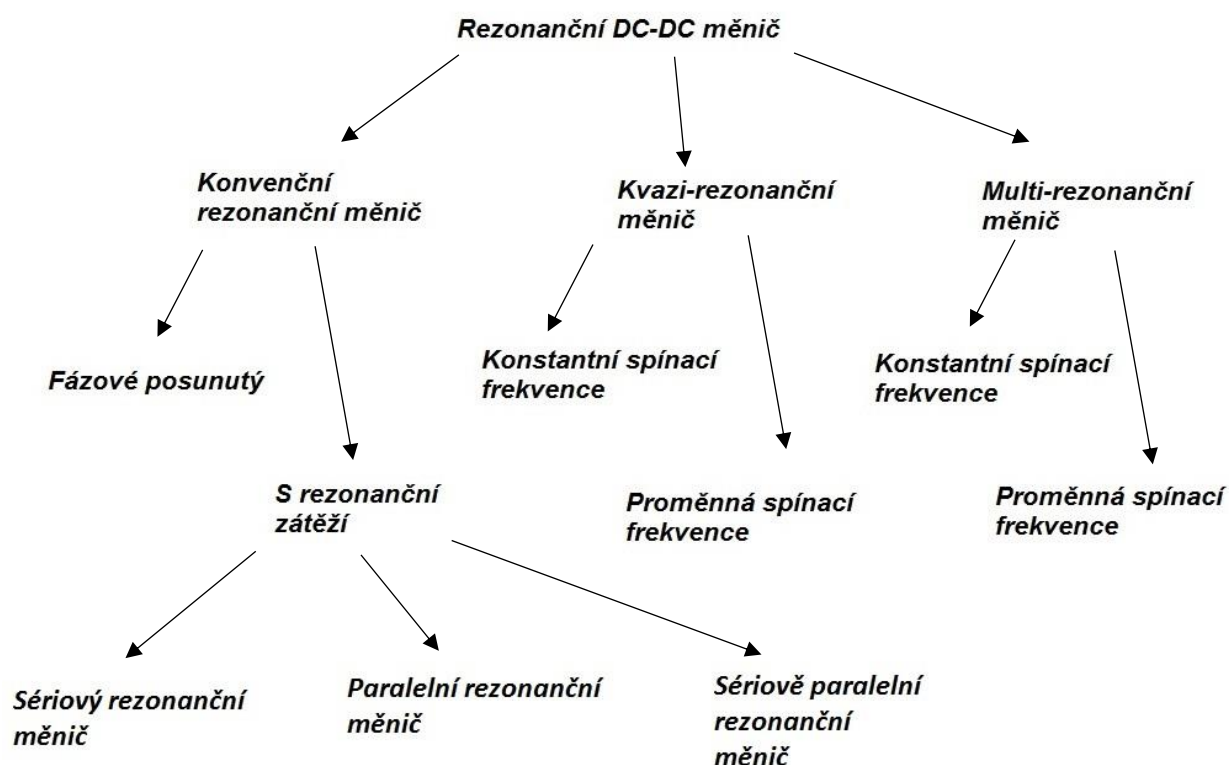
5.2. Rezonanční měniče

V roce 1980 vývojáři začali provádět první pokusy s rezonančními měniči. Koncepce rezonančního měniče předpokládá, že na rezonančním obvodu neboli tanku budou vznikat harmonické oscilace proudu nebo napětí (typické sinusové průběhy). Tyto harmonické průběhy budou vytvářet podmínky pro spínání tranzistoru buď v nule napětí (zero voltage switching - ZVS) a nebo v nule proudu (zero current switching - ZCS). Při sepnutí tranzistoru v nule proudu nebo napětí dochází ke zmenšení spínacích ztrát. Klesá totiž hodnota součinu napětí a proudu pod integrálem viz. rovnice (1) a (3).

Techniky ZVS a ZCS (soft-switching) snížily spínací ztráty na tranzistorech. Pokles ztrát umožnil nárůst spínací frekvence a zmenšení magnetických komponentů. Samozřejmě snížení spínacích ztrát nese řadu dalších komplikací. Velké špičky napětí a proudu na rezonančních prvcích, vyšší vodivostní ztráty oproti klasickým měničům, vyšší požadavky na dimenzování tranzistoru, složitější návrh výstupního filtru.



Během desetiletí 1990 – 2000 byla vyvinuta další skupina měkce spínaných měničů, která kombinovala v sobě výhody jak klasických PWM měničů, tak i rezonančních měničů. Tyto měniče měly minimální spínací ztráty, velkou spínací frekvenci – okolo 500 kHz, rezonance byla řízená, průběhy napětí a proudu byly podobné ideálním průběhům, byla snížena hodnota elektromagnetického rušení. Rozdělení rezonančních měničů je na obrázku 6. Dále budou popsány pouze konvenční rezonanční měniče s rezonanční zátěží [1].

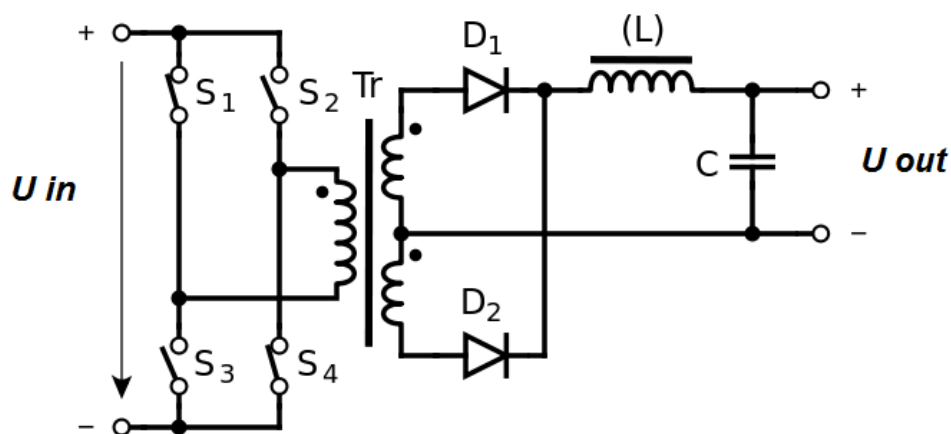


Obrázek 6 - Rozdělení rezonančních měničů podle [1]



6. Varianty realizace měniče s velkým regulačním rozsahem

V této kapitole budou popsány možnosti, jak realizovat měnič s velkým regulačním rozsahem. Budou probrány jak výhody, tak i nevýhody jednotlivých zapojení. Cílem je najít nejvhodnější topologii, z hlediska řízení a realizace v simulačním prostředí LTspice pro DC/DC měnič s velkým regulačním rozsahem. Za základ DC/DC měniče budeme brát topologii plného můstku (Full Bridge topology), která je na obrázku 7 a bude dále popsána. Na obrázku je zobrazen usměrňovač s vyvedeným středem. Tento typ usměrňovačů se používá pro měniče s nízkým výstupním napětím viz kapitola 8.2.

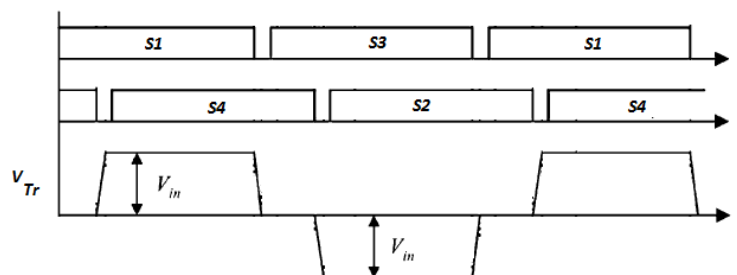


Obrázek 7 – Full bridge

6.1. Plný můstek – Full Bridge

Topologie plného můstku se skládá ze čtyř spínačů (S_1 až S_4), které svým spínáním zajišťují střídání vstupního napětí. Tento typ měniče se dá řídit pomocí dvou různých technik. První způsob řízení je založen na tom, že je spínána vždy dvojice spínačů S_1 a S_4 nebo S_2 a S_3 s konstantní střídou. Tento způsob se nazývá PWM řízení. Řízení probíhá pomocí změny doby sepnutí dvojic tranzistorů. Této době říkáme duty cycle neboli střída.

Další způsob řízení je pomocí fázového posunu neboli phase shift. Principem je to, že máme konstantní střídu a fázově posouváme dobu sepnutí dalšího tranzistoru ve dvojici. Průběhy jsou na obrázku 8. Výhody tohoto řízení oproti PWM řízení je to, že se dá docílit podmínek měkkého spínání, a tím pádem snížit ztráty na tranzistorech.



Obrázek 8 – Průběhy při fázovém posunu

6.2. Rezonanční topologie

V této kapitole budou popsány tři různé způsoby zapojení rezonančního obvodu v DC/DC měničích. Hlavním cílem je zvolit správnou topologii pro měnič s velkým regulačním rozsahem. Pro každou topologii budeme počítat s maximální možnou spínací frekvencí, protože na frekvenci závisí velikost komponentů pro výkonový měnič. Například velikost magnetického obvodu transformátoru klesá s rostoucí spínací frekvencí, protože magnetický obvod transformátoru bude udělán z feritu. Sice klesne sycení jadra, ale zároveň bude dosaženo větší spínací frekvence, takže poklesne velikost výstupního filtru.

6.3. FHA – first harmonic analysis

Pro vysvětlení chování rezonančních měničů nebo pro odvození napěťových přenosů bude použita FHA metoda (analýza první harmonické). Tato analýza je založená na principu, že vstupní napětí, které vznikne přepínáním jednotlivých větví měniče, je nahrazeno sinusovým průběhem první harmonické. Napětí na sekundární straně transformátoru bude nahrazeno sinusovým průběhem. Usměrňovač a výstupní filtr jsou zanedbány. Takže rezonanční obvod bereme jako dvojbran, který na vstupu i výstupu má sinusové napětí [3]. Začneme rozkladem vstupního napětí:

$$V_{sq}(t) = \frac{4}{\pi} V_{in} \sum_{n=1,3,5\dots} \frac{1}{n} \sin(n \cdot 2\pi \cdot f_{sw} \cdot t) \quad (5)$$

Kde V_{sq} je napětí na rezonančním tanku, V_{in} je amplituda vstupního obdelníkového napětí, f_{sw} je spínací frekvence.



Pro další popis budeme počítat pouze s prvním členem této řady. Pak lze vstupní napětí zapsat ve tvaru:

$$V_{in}(t) = \frac{4}{\pi} V_{in} \sin(2\pi \cdot f_{sw} \cdot t) \quad (6)$$

Jelikož vstupní napětí bylo nahrazeno sinusovým průběhem (6), efektivní hodnota tohoto napětí je:

$$V_{in\ ef} = \frac{4}{\pi} V_{in} \sqrt{\frac{1}{\pi} \int_0^{\pi} (\sin)^2(2\pi \cdot f_{sw} \cdot t) dt} = \frac{4}{\pi} V_{in} \cdot \frac{1}{\sqrt{2}} = \frac{2\sqrt{2}}{\pi} V_{in} \quad (7)$$

Obdobný vztah se dá napsat i pro vstupní proud:

$$I_{in}(t) = \sqrt{2} \cdot I_{in\ ef} \cdot \sin(2\pi \cdot f_{sw} \cdot t - \Phi) \quad (8)$$

Kde $I_{in\ ef}$ je efektivní hodnota proudu, Φ je fázový posun proudu vůči napětí

Dále se podíváme na napětí na sekundární straně transformátoru. Výstupní napětí se dá rozložit na příslušné sinusovky pomocí Fourierovy řady stejným postupem jako s napětím na vstupu.

$$V_{out\ sq}(t) = \frac{4}{\pi} V_{out} \sum_{n=1,3,5\dots} \frac{1}{n} \sin(n \cdot 2\pi \cdot f_{sw} \cdot t - \Psi) \quad (9)$$

Kde Ψ je fázový posun mezi vstupním a výstupním napětím. Obdobně jako v předchozím případě budeme počítat pouze se základní harmonickou:

$$V_{out\ FHA}(t) = \frac{4}{\pi} V_{out} \sin(2\pi \cdot f_{sw} \cdot t - \Psi) \quad (10)$$

Pak efektivní hodnota výstupního napětí bude daná:



$$V_{FHA\ ef} = \frac{2\sqrt{2}}{\pi} V_{out} \quad (11)$$

Výstupní proud na sekundární straně se lze napsat jako:

$$I_{out\ tr}(t) = \sqrt{2} \cdot I_{out\ tr\ ef} \sin(2\pi \cdot f_{sw} \cdot t - \Psi) \quad (12)$$

Kde $I_{out\ tr\ ef}$ je efektivní hodnota výstupního proudu na sekundární straně transformátoru. Pak výstupní proud projde přes usměrňovač a výstupní filtr. Proud do zátěže lze napsat jako:

$$I_{out} = \frac{2}{T_{sw}} \int_0^{\frac{T_{sw}}{2}} |I_{out\ tr}(t)| dt = \frac{2\sqrt{2}}{\pi} I_{out\ tr} = \frac{P_{out}}{V_{out}} = \frac{V_{out}}{R_{out}} \quad (13)$$

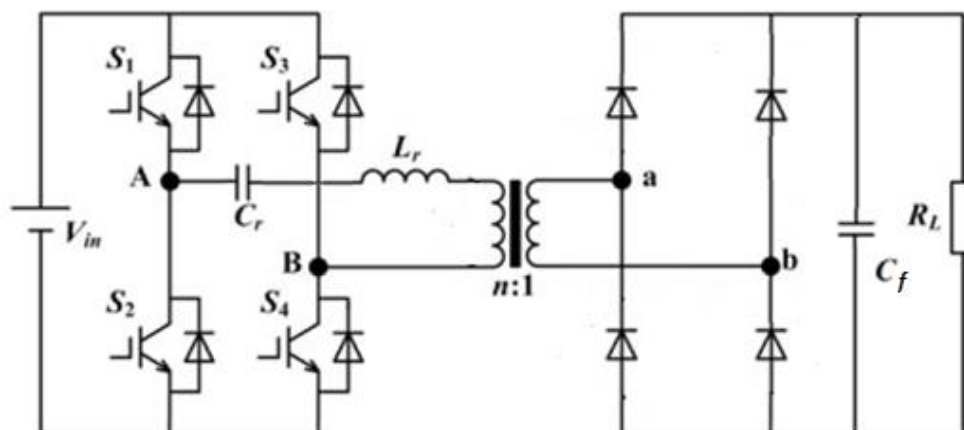
V případě že výstupní napětí a proud nejsou fázové posunuty, pak se dá vyjádřit ekvivalentní odpor jako:

$$R_{eq} = \frac{V_{out\ FHA}(t)}{I_{out\ tr}(t)} = \frac{V_{FHA\ ef}}{I_{out}} = \frac{V_{out} \cdot 2\sqrt{2}}{\pi} \cdot \frac{V_{out} \cdot 2\sqrt{2}}{\pi \cdot P_{out}} = \frac{8}{\pi^2} \frac{V_{out}^2}{P_{out}} = \frac{8}{\pi^2} R_{out} \quad (14)$$

Ekvivalentní odpor dále bude použit pro zjednodušování obvodového schématu rezonančního měniče.

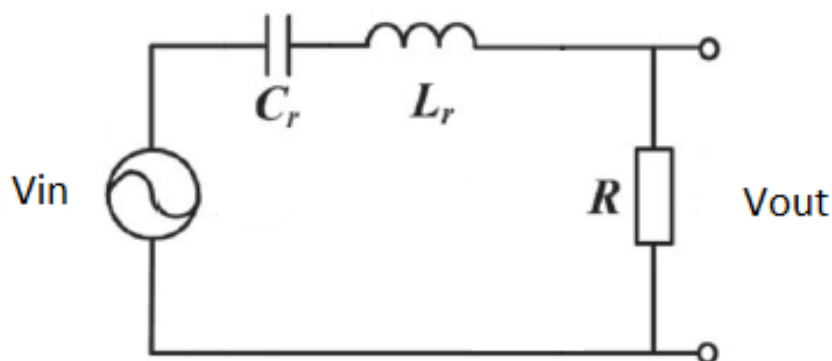
6.4. Sériový rezonanční měnič

Zapojení sériového rezonančního měniče (SRC – Series Resonant Converter) je na obrázku 9. Rezonanční indukčnost L_r a rezonanční kapacita C_r jsou v sérii. Rezonanční prvky tvoří rezonanční obvod, resp. rezonanční tank. V sérii s rezonančním tankem je zapojená zátěž. Zátěž je reprezentovaná impulzní transformátorem s usměrňovačem a odporovou zátěží. V tomto zapojení rezonanční tank a zátěž vytvářejí napěťový dělič. Impedance rezonančního tanku závisí na spínací frekvenci měniče, tím pádem máme laditelnou impedanci. V případě, kdy se spínací frekvence měniče f_s rovná rezonanční frekvenci tanku f_r , je impedance tanku velmi malá, téměř nulová. V rezonančním režimu ($f_s = f_r$) na transformátoru budeme mít maximální vstupní napětí. Maximální zesílení (Gain) rezonančního obvodu je 1, jak je možné určit ze vztahu (16).



Obrázek 9 – Sériový rezonanční měnič

Pro výpočet zesílení rezonančního tanku budeme používat zjednodušené schéma. Stejnoseměrný zdroj napětí a tranzistory S_1 až S_4 jsou nahrazeny zdrojem střídavého napětí. Rezonanční tank zůstal stejný. Transformátor s usměrňovačem reprezentuje ekvivalentní odpor R . Filtrační kondenzátor C_f je zanedbán.



Obrázek 10 – Náhradní schéma sériového rezonančního měniče

Zátěž vyjádříme ekvivalentním odporem ze vztahu:

$$R = n^2 \frac{8}{\pi^2} R_L; \quad n = \frac{N_p}{N_s}$$

Kde n – převodový poměr transformátoru, R_L (Load) – skutečný odpor zátěže.



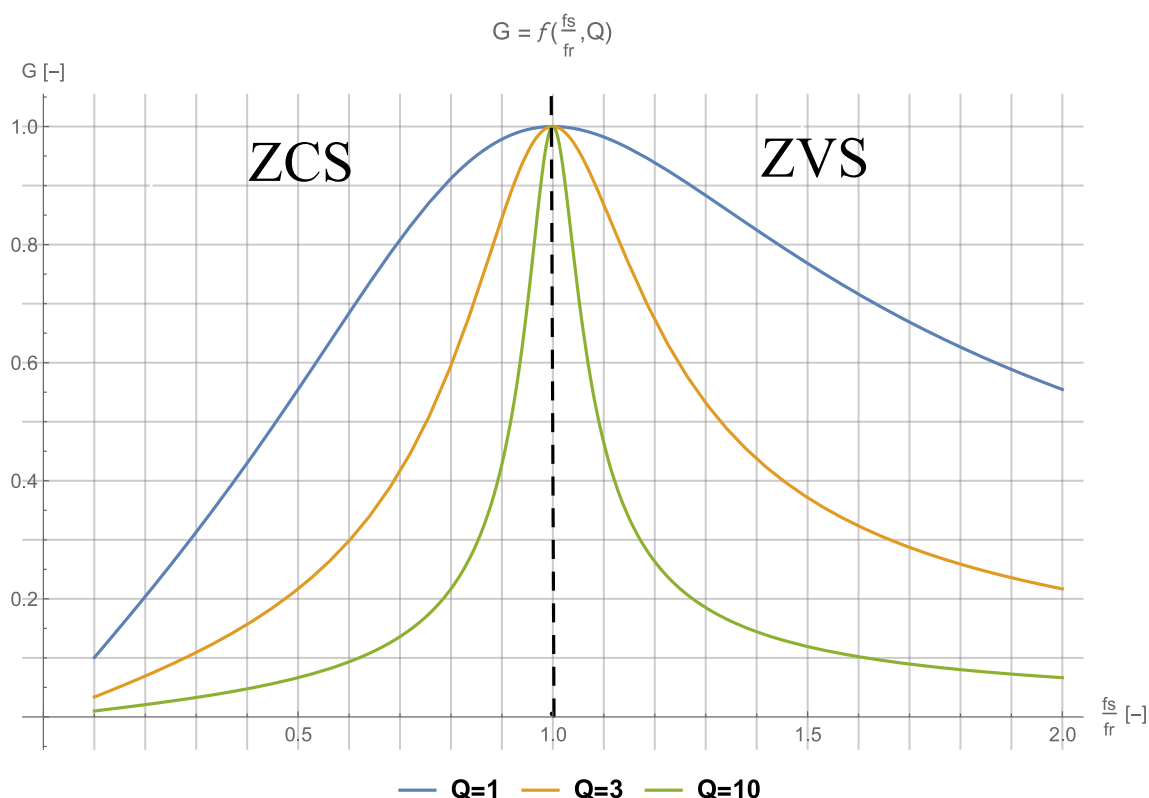
Impedance jednotlivých částí měniče je daná vztahem (15). Kde Z_1 reprezentuje rezonanční tank a Z_2 je ekvivalentní odpor. Ve skutečnosti se jedná o napěťový dělič. Každý rezonanční měnič pracuje na tomto principu.

$$Z_1 = j\omega L_r + \frac{1}{j\omega C_r}; Z_2 = R \quad (15)$$

Pak výsledný přenos děliče bude ve tvaru:

$$\begin{aligned} G\left(\frac{f_s}{f_r}, Q\right) &= \frac{V_{in}}{V_{out}} = \frac{Z_2}{Z_1 + Z_2} = \frac{R}{j\omega L_r + \frac{1}{j\omega C_r} + R} = \frac{1}{\frac{j\omega L_r}{R} + \frac{1}{j\omega C_r R} + 1} \\ &= \frac{1}{\frac{j\omega L_r}{R} - \frac{j}{\omega C_r R} + 1} = \frac{1}{j\left(\frac{\omega L_r}{R} - \frac{1}{\omega C_r R}\right) + 1} \\ &= \left\{ Q = \frac{\sqrt{L_r}}{R\sqrt{C_r}} \right\} = \frac{1}{1 + jQ\left(\omega\sqrt{L_r C_r} - \frac{1}{\omega\sqrt{L_r C_r}}\right)} \\ &= \left\{ \begin{array}{l} \sqrt{L_r C_r} = \frac{1}{2\pi f_r} \\ \omega = 2\pi f_s \end{array} \right\} = \frac{1}{1 + jQ\left(\frac{f_s}{f_r} - \frac{f_r}{f_s}\right)} \\ &= \frac{1}{\sqrt{1 + Q^2\left(\frac{f_s}{f_r} - \frac{f_r}{f_s}\right)^2}} \end{aligned} \quad (16)$$

Kde Q je činitel jakosti, který reprezentuje šířku pracovní oblasti měniče. Výsledný přenos se dá zobrazit pomocí grafu, kde Q bude parametrem. Graf obsahuje dva regiony. První region je ZCS (Zero current switching) – region kde zátěž má kapacitní charakter, vhodný pro spínání v nule proudu. Druhý region je ZVS (Zero voltage switching) – region kde převažuje induktivní charakter zátěže, vhodný pro spínání v nule napětí [2].

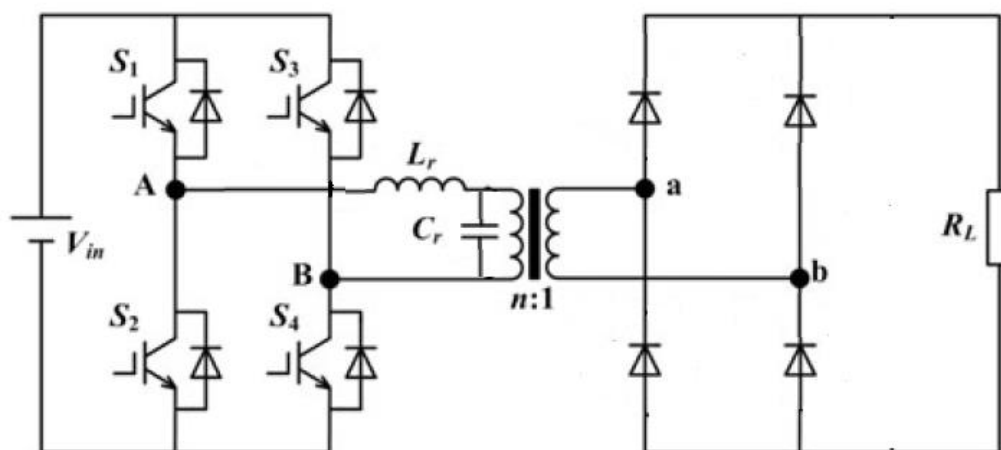


Obrázek 11 – Přenosová charakteristika sériového rezonančního měniče

Parametr Q odpovídá za rychlost nárůstu, resp. poklesu zesílení. Čím větší Q , tím větší strmost přenosové funkce. Z grafu je vidět, že maximální zesílení sériového rezonančního měniče je rovno 1. Měnič bude provozován v ZVS regionu, protože bude mít spínací prvky s technologií MOSFET, které nejlépe spínají v nule napětí a mají větší spínací frekvence oproti IGBT tranzistorům. Dále budeme chtít, aby měnič byl provozován v rezonančním stavu ($f_s = f_r$). Samozřejmě tento rezonanční tank je vhodný pro měnič, který pracuje na síti s velkými přepětími. Při přepětí zvětšíme spínací frekvenci, tím pádem klesne přenos rezonančního tanku a na transformátoru zůstane konstantní napětí. Ale nás především zajímá stav podpětí. V případě, že měnič bude navržen na nominální vstupní napětí a bude pracovat v bode f_s/f_r totiž v bodě se zesílením 1, pak při poklesu vstupního napětí poklesne i výstupní napětí a dojde k poklesu výstupního výkonu.

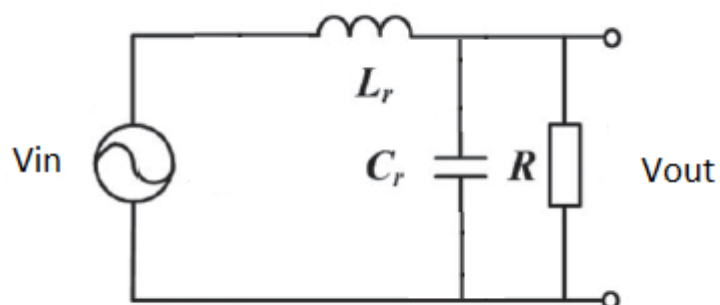
6.5. Paralelní rezonanční měnič

Zapojení paralelního rezonančního měniče (PRC – Parallel Resonant Converter) je na obrázku 12. Rezanční indukčnost L_r a rezonanční kapacita C_r jsou v sérii. Paralelně k rezonančnímu kondenzátoru je zapojená zátěž. V tomto zapojení je zesílení rezonančního tanku vždy větší než 1, čemuž odpovídá vztah (18).



Obrázek 12 – Paralelní rezonanční měnič

Budeme postupovat stejným způsobem jako v předchozím případě, to znamená: vytvoříme ekvivalentní schéma a přepočítáme hodnotu zátěže. Vyjádříme přenos napěťového děliče.



Obrázek 13 - Náhradní schéma paralelního rezonančního měniče

$$R = n^2 \frac{8}{\pi^2} R_L; n = \frac{N_p}{N_s}$$

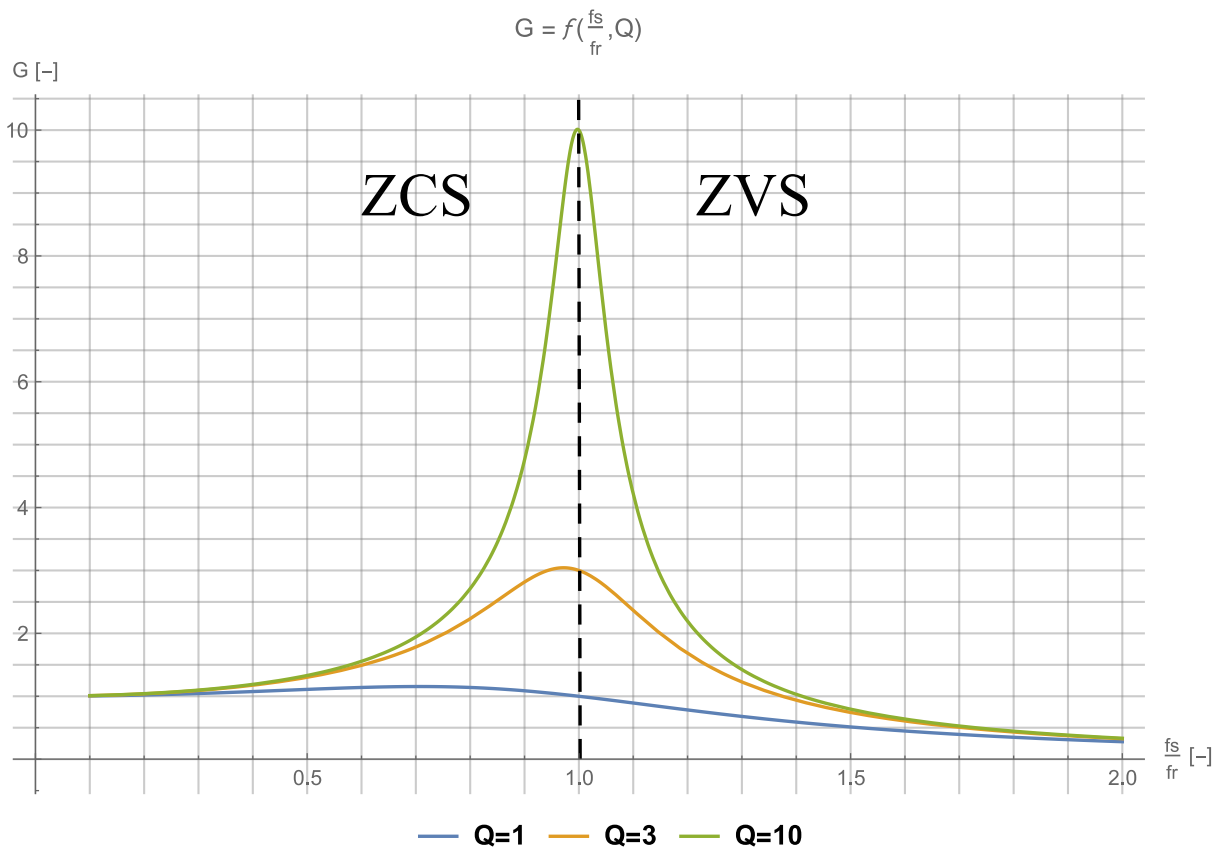
Impedance jednotlivých částí měniče je daná vztahem (17).

$$Z_1 = j\omega L_r; Z_2 = \left(R \parallel \frac{1}{j\omega C_r} \right) = \frac{R}{j\omega C_r R + 1} \quad (17)$$



Výsledný přenos pak vypadá:

$$\begin{aligned} G\left(\frac{f_s}{f_r}, Q\right) &= \frac{V_{in}}{V_{out}} = \frac{Z_2}{Z_1 + Z_2} = \frac{\frac{R}{j\omega C_r R + 1}}{j\omega L_r + \frac{R}{j\omega C_r R + 1}} = \frac{1}{\frac{j\omega L_r (j\omega C_r R + 1)}{R} + 1} \\ &= \frac{1}{j^2 \omega^2 L_r C_r + \frac{j\omega L_r}{R} + 1} = \frac{1}{1 - \omega^2 L_r C_r + \frac{j\omega L_r}{R}} = \left\{ Q = \frac{R}{\omega_r L_r} \right\} \\ &= \frac{1}{1 - \omega^2 L_r C_r + j \frac{1}{Q} \frac{\omega}{\omega_r}} = \left\{ \begin{array}{l} \sqrt{L_r C_r} = \frac{1}{2\pi f_r} \\ \omega = 2\pi f_s \end{array} \right\} \\ &= \frac{1}{1 - \left(\frac{f_s}{f_r}\right)^2 + j \frac{1}{Q} \left(\frac{f_s}{f_r}\right)} = \frac{1}{\sqrt{\left(1 - \left(\frac{f_s}{f_r}\right)^2\right)^2 + \left(\frac{1}{Q}\right)^2 \left(\frac{f_s}{f_r}\right)^2}} \end{aligned} \quad (18)$$

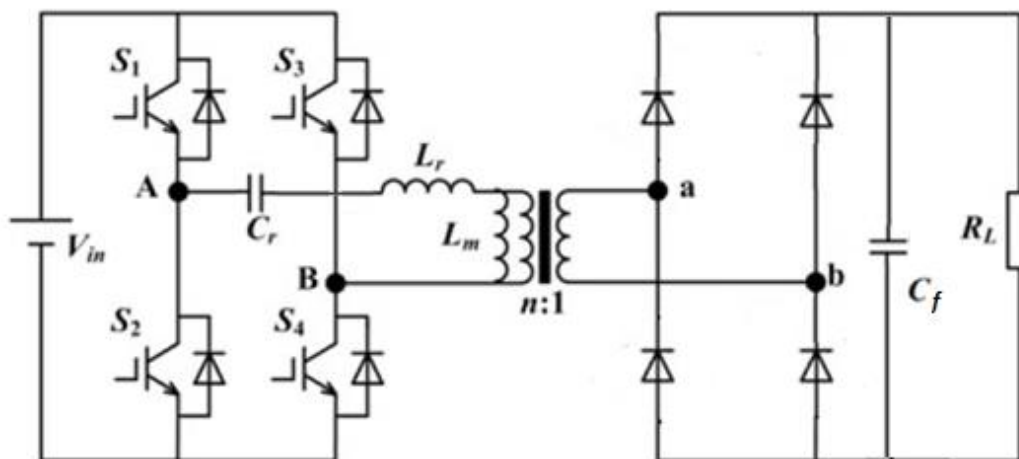


Obrázek 14 – Přenosová charakteristika paralelního rezonančního měniče

Parametr Q odpovídá za maximální zesílení rezonančního tanku, pro velké hodnoty parametru Q má rezonanční tank velké zesílení. Stejně jak v předchozím případě měnič bude provozován v ZVS regionu. To má jednu nevýhodu. V rezonančním stavu ($f_s = f_r$) měnič dosahuje maximálního zesílení. Při zvýšení spínací frekvence zesílení měniče klesá, což dělá tento typ rezonančního tanku nevhodným k použití na síti s podpětím.

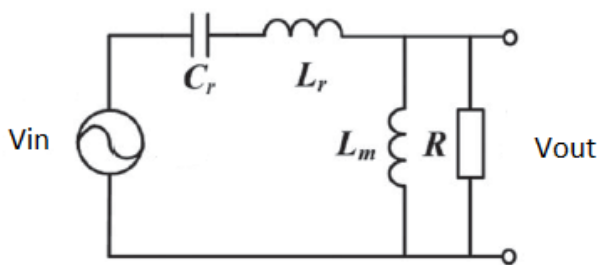
6.6. Sériově paralelní měnič

Schéma sério-paralelního měniče (SPRC – Series Parallel Resonant Converter) je na obrázku 15. Je to vlastně kombinace sériového a paralelního měniče. Na rozdíl od sériového rezonančního měniče, návrh SPRC měniče počítá s magnetizační indukčností transformátoru. Magnetizační indukčnost bude zapojena paralelně k primárnímu vinutí transformátoru. Tato indukčnost bude tvořit druhou rezonanci. SPRC měnič by měl zahrnovat vlastností jak SRC a PRC. To znamená, že zesílení ve stavu rezonance ($f_s = f_r$) je rovno 1 a zesílení v podrezonančním stavu ($f_s < f_r$) je větší než 1. SPRC měnič má dvě rezonance, které jsou popsány níže.



Obrázek 15 – Sériově paralelní rezonanční měnič

Ekvivalentní schéma je na obrázku 16.



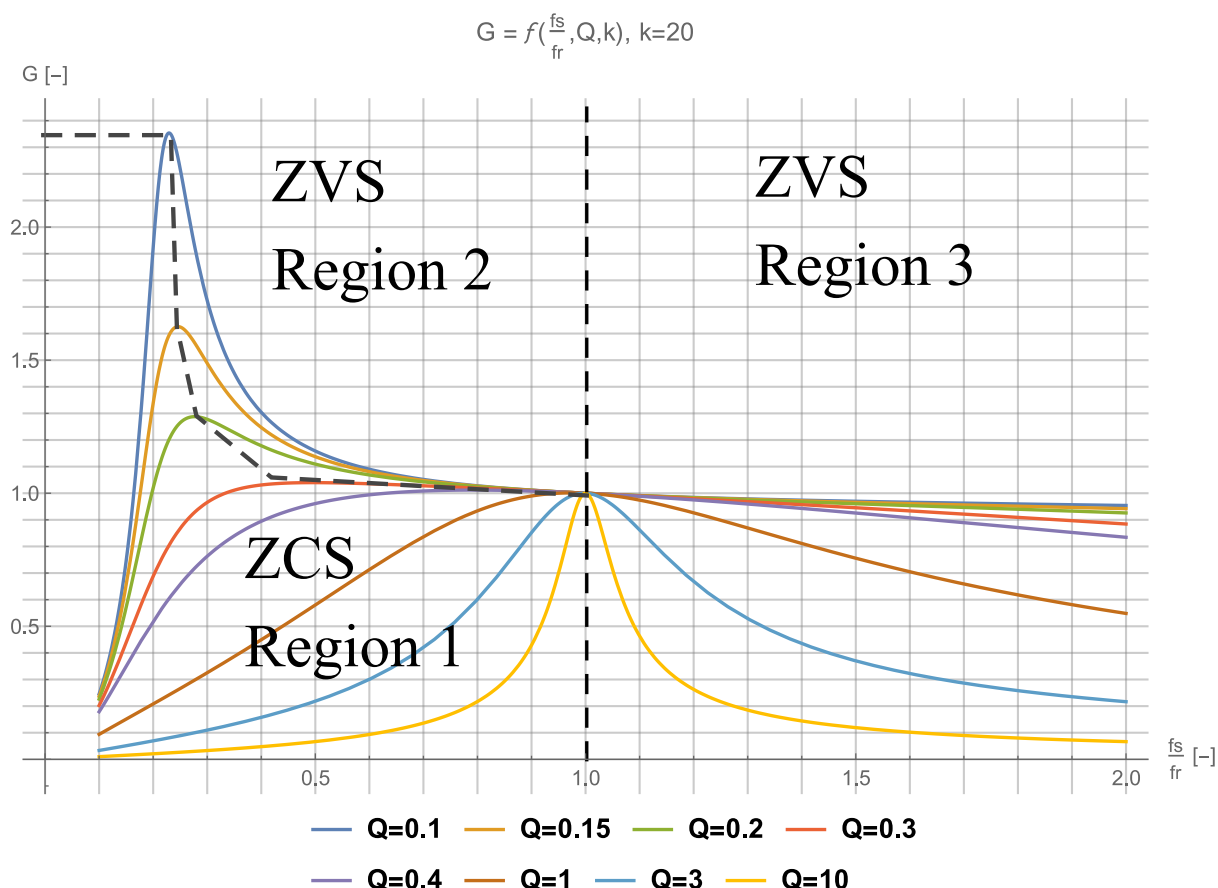
Obrázek 16 - Náhradní schéma sériově paralelního rezonančního měniče

Impedance jednotlivých částí měniče a odpor R je přepočítán podle vztahu (19)

$$Z_1 = j\omega L_r + \frac{1}{j\omega C_r}; Z_2 = (R \parallel j\omega L_m) = \frac{j\omega L_m R}{j\omega L_m + R} \quad (19)$$

Pak výsledný přenos napětového děliče bude ve tvaru:

$$\begin{aligned} G\left(\frac{f_s}{f_r}, Q, k\right) &= \frac{V_{in}}{V_{out}} = \frac{Z_2}{Z_1 + Z_2} = \frac{1}{\frac{Z_1}{Z_2} + 1} \\ &= \frac{1}{\frac{L_r(R + j\omega L_m)}{R L_m} + \frac{1}{j^2 \omega^2 C_r L_m} + \frac{1}{j\omega C_r R} + 1} \\ &= \frac{1}{\frac{L_r}{L_m} + \frac{j\omega L_r}{R} - \frac{1}{\omega^2 C_r L_m} + \frac{1}{j\omega C_r R} + 1} \\ &= \frac{1}{\frac{L_r}{L_m} - \frac{1}{\omega^2 C_r L_m} + 1 - j\left(\frac{\omega L_r}{R} - \frac{1}{\omega C_r R}\right)} = \begin{cases} Q = \frac{\sqrt{L_r}}{R\sqrt{C_r}} \\ k = \frac{L_m}{L_r} \end{cases} \quad (20) \\ &= \frac{1}{\frac{1}{k}\left(1 - \frac{1}{\omega^2 C_r L_r}\right) + 1 - jQ\left(\omega\sqrt{L_r C_r} - \frac{1}{\omega\sqrt{L_r C_r}}\right)} \\ &= \begin{cases} \sqrt{L_r C_r} = \frac{1}{2\pi f_r} \\ \omega = 2\pi f_s \end{cases} = \frac{1}{1 + \frac{1}{k}\left(1 - \frac{f_r^2}{f_s^2}\right) - jQ\left(\frac{f_s}{f_r} - \frac{f_r}{f_s}\right)} \\ &= \frac{1}{\sqrt{\left(1 + \frac{1}{k}\left(1 - \frac{f_r^2}{f_s^2}\right)\right)^2 + Q^2\left(\frac{f_s}{f_r} - \frac{f_r}{f_s}\right)^2}} \end{aligned}$$



Obrázek 17 - Přenosová charakteristika sériově paralelního rezonančního měniče

Graf obsahuje tři regiony. Region 1 je ZCS region, který není vhodný pro použití (vysvětleno na SRC). Region 3 je ZVS region. Měnič je v nadrezonančním stavu ($f_s > f_r$). Zesílení v tomto regionu se mění pomalu pro hodnoty $Q < 1$. Pro hodnoty parametru $Q > 1$ je přenosová charakteristika shodná s charakteristikou sériového rezonančního měniče. Region 2 je ZVS region, měnič bude provozován v tomto regionu. Zesílení tanku v rezonančním stavu ($f_s = f_r$) je rovno 1. Zesílení v podrezonančním stavu ($f_s < f_r$) je větší než 1, což dělá tento typ tanku vhodným pro velký rozsah vstupního napětí. Hodnoty rezonančních frekvencí spočítáme pomocí:

$$f_{r1} = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (21)$$

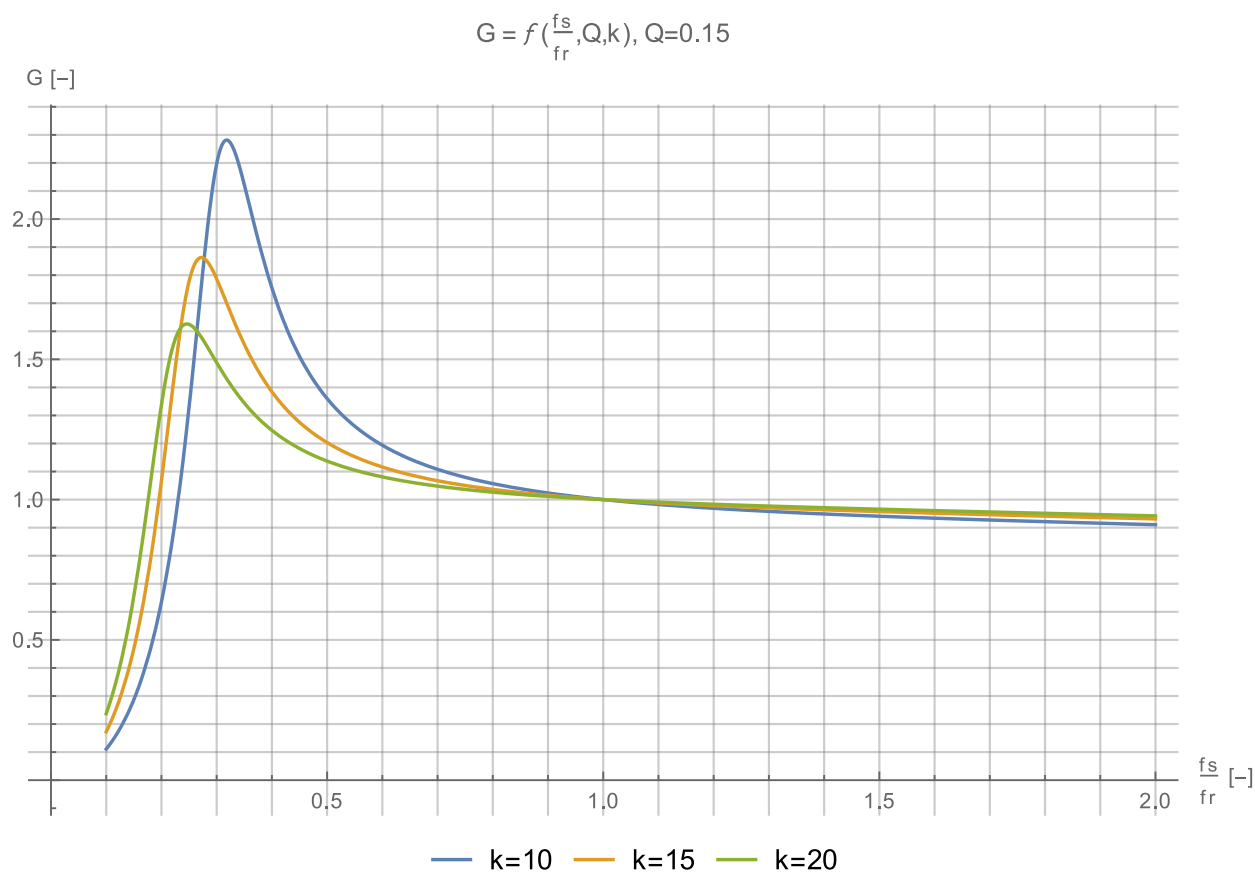
$$f_{r2} = \frac{1}{2\pi\sqrt{(L_r + L_m)C_r}} \quad (22)$$

Další parametr, který odpovídá za zesílení rezonančního tanku je parametr k . Graf závislosti zesílení na parametru k – poměru magnetizační indukčnosti k rezonanční



indukčnosti je na obrázku 18. S parametrem k souvisí následující vlastnosti měniče. Pro malé hodnoty parametru k má rezonanční tank velké zesílení, rezonanční frekvence nejsou tak daleko, jako v případě s velkým k . Pro malé hodnoty parametru k dosáhneme lepších regulačních vlastností. Pro velké hodnoty parametru k má měnič velkou magnetizační indukčnost a malý magnetizační proud. Ve výsledku budou sníženy ztráty v transformátoru, ale může nastat situace, že nebudou splněny podmínky ZVS. Jinak parametr k zodpovídá jak za maximální zesílení, tak i za polohu (f_s/f_r) druhé rezonance [2].

Závěrem kapitoly bych chtěl říci, že sério-paralelní rezonanční tank je nejvhodnější pro měnič s velkým regulačním rozsahem, protože umožňuje držet konstantní napětí na výstupu při poklesu vstupního napětí, což je výhodně pro trakční aplikace.



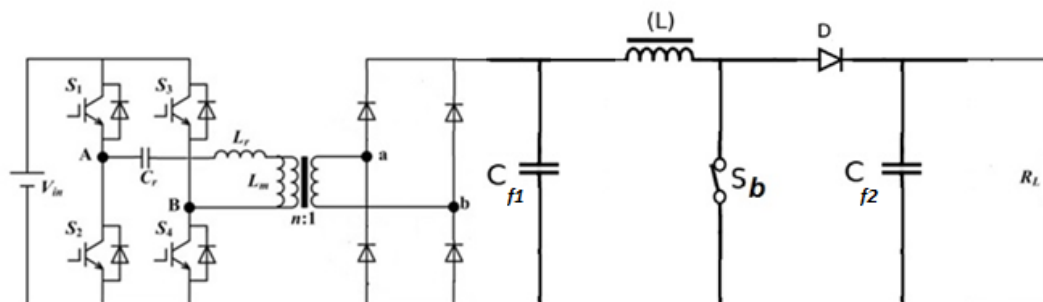
Obrázek 18 - Přenosová charakteristika SPRC měniče, pro různá k

6.7. Kaskáda měničů

Zapojení kaskády měničů je na obrázku 19. Jde o spojení dvou měničů. Neřízený LLC plný můstek a zvyšovací měnič (Boost) jsou zapojeny na výstupu plného můstku. Neřízený LLC



měníč zajišťuje galvanické oddělení kaskády od sítě. Výstupní napětí se dá regulovat pomocí zvyšovacího měniče.

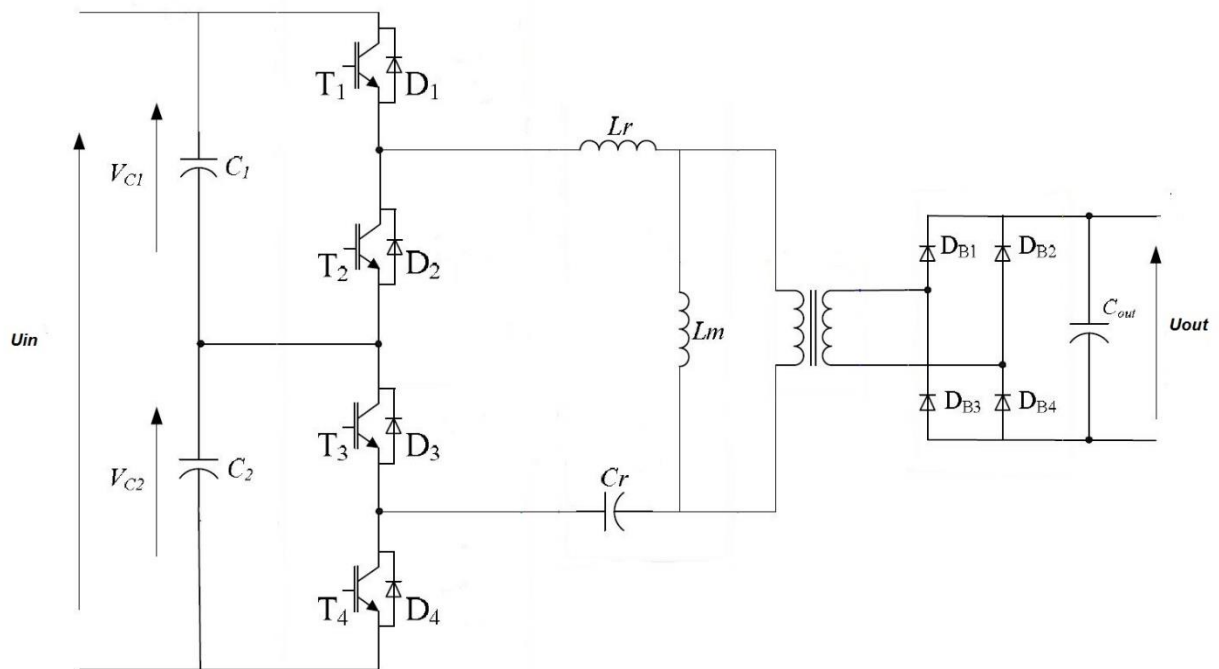


Obrázek 19 – kaskáda měničů

Výhoda tohoto zapojení je v tom, že řídíme pouze zvyšovací měnič. Navrhujeme tento měnič na maximální hodnotu vstupního napětí. V případě poklesu vstupního napětí zvyšovací část zajistí nárůst výstupního napětí. Nevýhodou je menší účinnost oproti samostatným měničům. A také obsahuje jeden spínací prvek navíc i další filtrační kondenzátory.

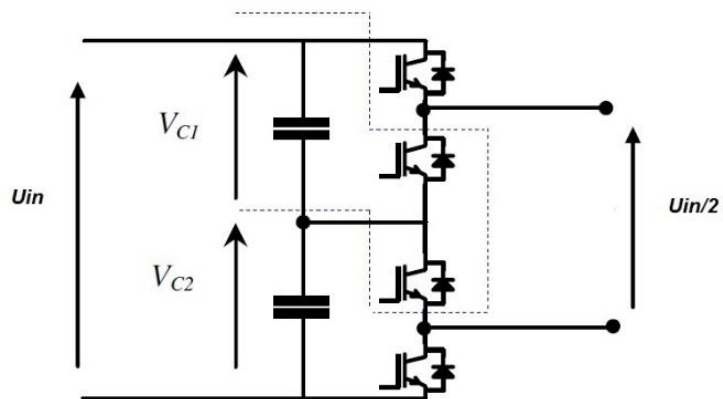
6.8. Tří úroňový měnič

V této kapitole bude rozebráno další možné řešení měniče s velkým regulačním rozsahem, a to je pomocí tří úroňového měniče s LLC rezonančním tankem. Schéma měniče je na obrázku 20. Měníč se skládá ze čtyř spínačů T_1 až T_4 , které zajišťují střídání vstupního napětí. Tentokrát vstupní napětí pro měnič dělají kondenzátory C_1 a C_2 . Tyto kondenzátory jsou nabitý na hodnotu $V_{in}/2$. Měníč má čtyři stavy a tyto stavy budou popsány dále [7].



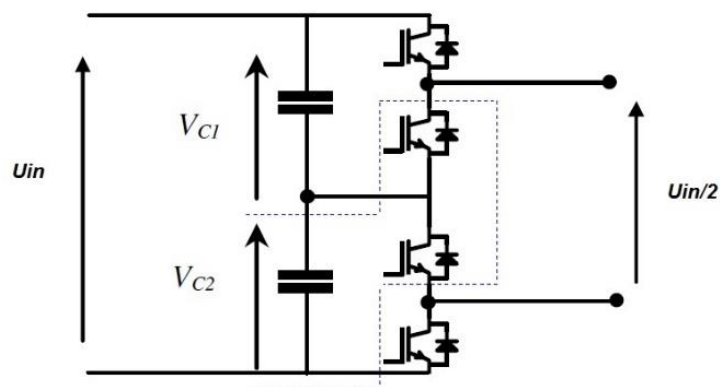
Obrázek 20 – Tří úrovnňový měnič

Spínací stavy tří úrovnňového měniče. První spínací stav. V případě sepnutí T_1 a T_3 na rezonančním tanku se objeví napětí kondenzátoru C_1 , a to je $V_{in}/2$. Tento stav je na obrázku 21.



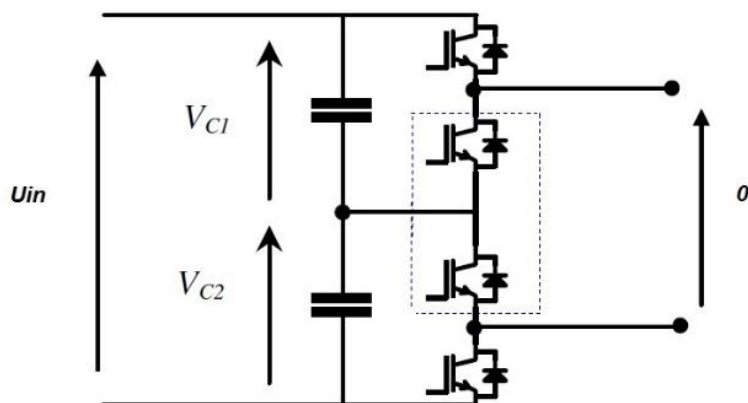
Obrázek 21 – První spínací stav

Druhý stav je analogický prvnímu. V tomto stavu jsou sepnuty T_2 a T_4 viz. obrázek 22. Napětí na rezonančním tanku se rovná napětí na kondenzátoru C_2 totiž $V_{in}/2$.



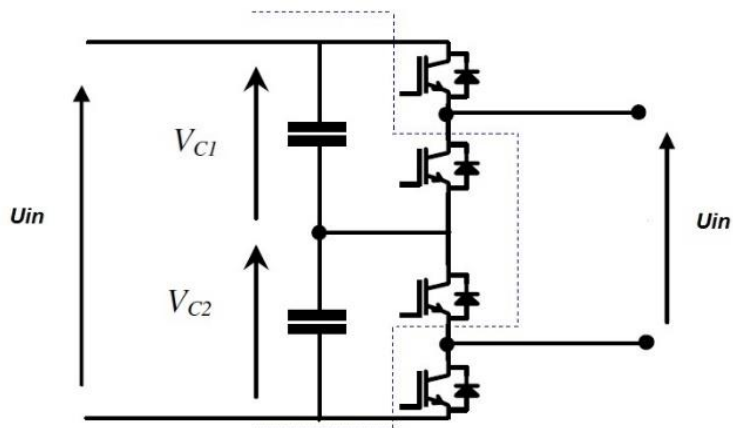
Obrázek 22 – Druhý spínací stav

Třetí stav nastává při sepnutí T_2 a T_3 . V tomto stavu rezonanční tank je ve zkratu a napětí je 0 viz obrázek 23.



Obrázek 23 – Třetí spínací stav

Poslední stav nastává při sepnutí T_1 a T_4 v tomto stavu se napětí na rezonančním tanku rovná V_{in} .



Obrázek 24 – Čtvrtý spínací stav

Přehled všech stavu je v tabulce:

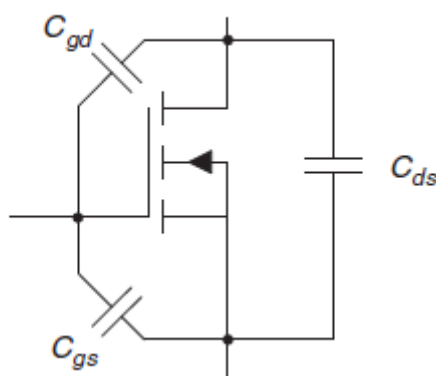
Stav	T ₁	T ₂	T ₃	T ₄	U
1	1	0	1	0	V _{in} / 2
2	0	1	0	1	V _{in} / 2
3	0	1	1	0	0
4	1	0	0	1	V _{in}

Tabulka 2 – Spínací stavy tří-úrovňového

Z hlediska snižovacího měniče je tato topologie vhodná, protože potřebujeme menší převodový poměr transformátoru než v případě plného můstku nebo kaskády měničů. Ale pro dosažení požadovaného výkonu potřebujeme dvakrát větší proud. Z hlediska napěťového namáhání, je možnost použít tranzistory s nižší hodnotou závěrného napětí. Protože měnič pracuje s polovičním vstupním napětím.

7. Parazitní parametry

Rezonanční měnič se skládá z jednotlivých komponent. Jelikož chceme využít rezonančních vlastností obvodu, měli bychom uvažovat o parazitních vlastnostech těchto komponent. Na začátku se podíváme na tranzistory. U tranzistoru hraje roli kapacita C_{oss} , tato kapacita se skládá ze dvou kapacit C_{ds} a C_{gd} . Umístění těchto kapacit je naznačeno na obrázku 25. Výrobci uvádějí tyto kapacity a další ve formě C_{rss} , C_{iss} , C_{oss} . Přepočítání na jednotlivé kapacity je dáno vztahy (23)



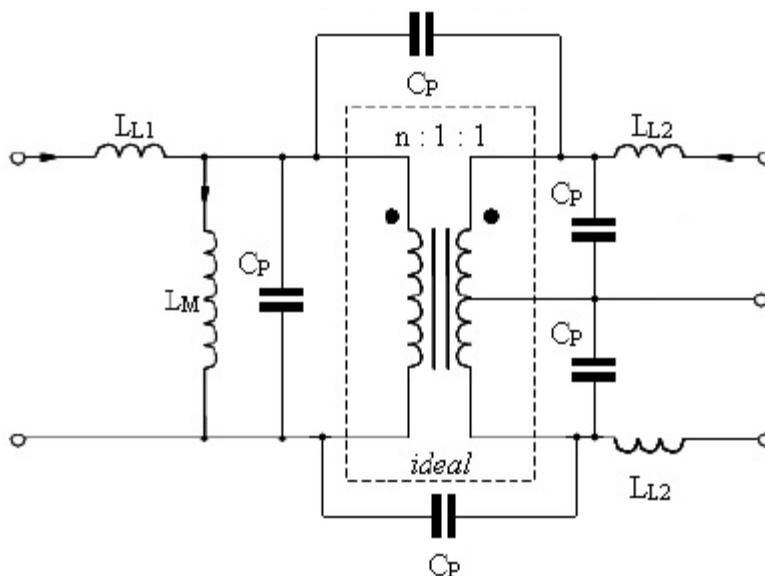
Obrázek 25 – Parazitní kapacity tranzistoru

$$C_{gd} = C_{rss}$$

$$C_{gs} = C_{iss} - C_{rss} \quad (23)$$

$$C_{ds} = C_{oss} - C_{rss}$$

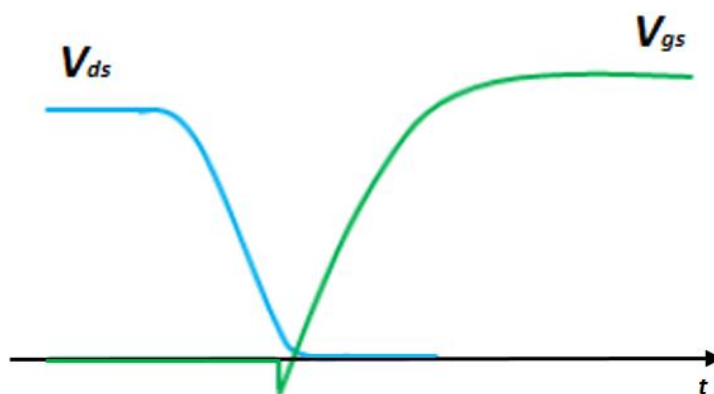
Při návrhu rezonančního měniče bychom měli respektovat indukčnost vodivých cest na desce plošného spoje. Tato parazitní indukčnost pak zmenšuje hodnotu rezonanční tlumivky. Další věc, která zmenšuje rezonanční indukčnost je rozptylová indukčnost primárního L_{L1} a sekundárního L_{L2} vinutí transformátoru. Taktéž nesmíme zapomenout na kapacitu mezi jednotlivými prvky rezonančního tanku C_{vz} . Občas se dá uvažovat i o kapacitě mezi vinutími transformátoru C_p . Další parazitní kapacity jsou mezi primárním a sekundárním vinutím transformátoru a mezi sekundárními vinutími a středem. Některé parazitní parametry jsou zobrazeny na obrázku 26. Parazitní prvky lze nakreslit mezi libovolné dva elementy.



Obrázek 26 – Parazitní parametry transformátoru

7.1. Spínání v nule napětí

Průběh měkkého spínání je naznačen na obrázků 27. Princip je založen na tom, že před sepnutím tranzistoru, napětí mezi drainem a sourcem poklesne skoro na nulu, v tento okamžik je na tranzistor přiveden řídicí signál a tranzistor bude sepnut. Na obrázku je taky naznačeno nabíjení kapacity mezi gatem a drainem C_{gd} tranzistoru. Spínání v nule napětí snižuje spínací ztráty [9].

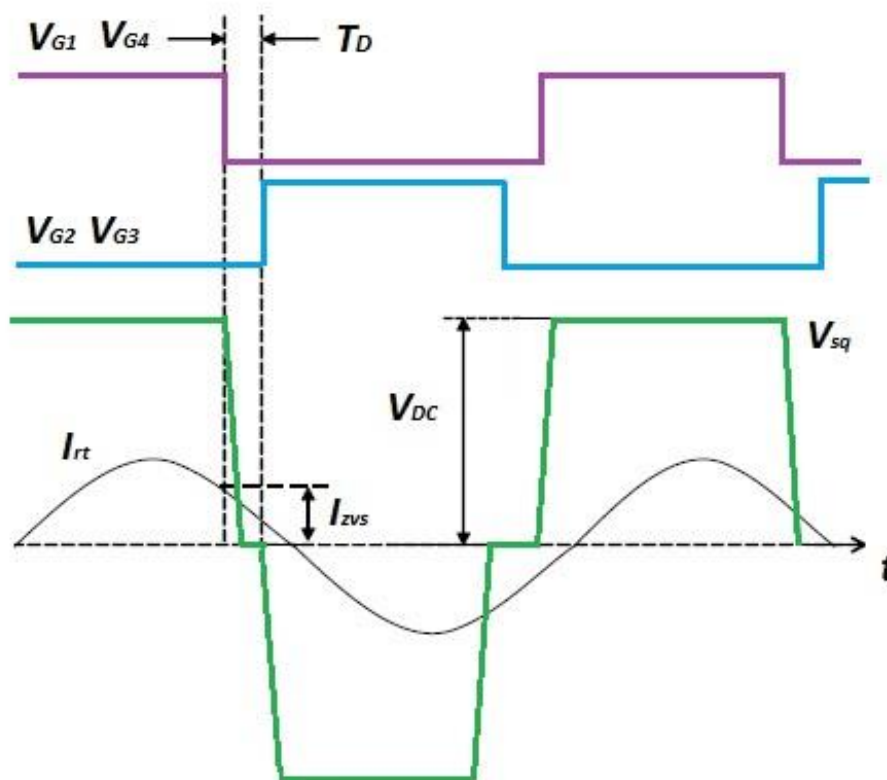


Obrázek 27 – Průběhy napětí při spínání v nule napětí

7.2 Podmínky měkkého spínání

Pro dodržení požadavku na měkké spínání bychom měli splnit pár základních podmínek. První podmínka říká, že měnič musí pracovat v induktivním regionu – region 2 a 3 obrázek 17. Tato podmínka ale není dostačující, protože při použití FHA analýzy byly zanedbány parazitní kapacity C_{oss} spínacích prvků. Pro dosažení měkkého spínání musíme tyto kapacity pravidelně nabíjet a vybíjet během každého spínání a vypínání.

Během přechodného děje napětí na rezonančním tanku mění svoji hodnotu na $\Delta V = V_{DC}$, kde V_{DC} je napětí na vstupu měniče. Pro dosažení spínání v nule napětí řídicí obvod měniče potřebuje zpozdit řídicí signál mezi jednotlivými spínacími cykly o dobu T_D . Této době zpoždění se říká dead time T_D neboli doba, kdy jsou všechny tranzistory vypnuty. Tato doba se zavádí kvůli tomu, aby nedošlo k sepnutí obou větví měniče najednou. Měli bychom si uvědomit, že během deadtimu rezonančním tankem prochází proud I_{rt} . Pravě tento proud slouží k vybíjení parazitních kapacit. Průběhy napětí a proudu rezonančním tankem jsou na obrázku 28.

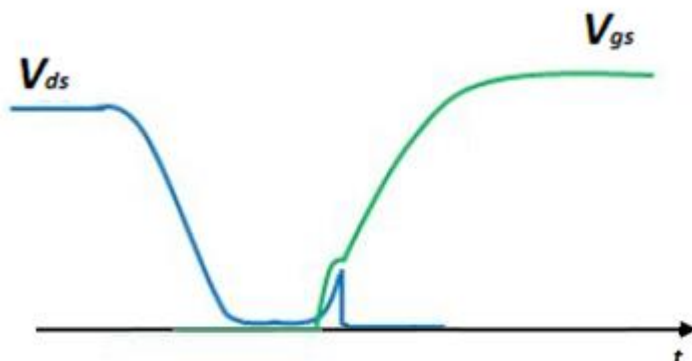


Obrázek 28 – Průběhy na měniči při spínání v nule napětí

Teď se podíváme na to, jak spočítat dead time. Při špatně stanoveném dead timu je riziko, že nebudeme spínat v nule napětí, což povede k narůstu spínacích ztrát. Narůstem špičkového



napětí na tranzistorech může dojít ke napět'ovému proražení. Na obrázku 29 je příklad spínání, kdy deadtime je příliš dlouhý.



Obrázek 29 – Průběhy napětí při špatném spínání

Jednoduše řečeno dead time T_D je doba za kterou proud rezonančním tankem I_{ZVS} nabíjí čí vybijí parazitní kapacitu C_{par} viz rovnice (24)

$$T_D = C_{par} \frac{\Delta V}{I_{ZVS}} = (2 \cdot C_{oss} + C_{vz}) \frac{V_{DC}}{I_{ZVS}} \quad (24)$$

Hodnota proudu I_{ZVS} závisí na hodnotě rezonanční indukčnosti L_r . Z tohoto důvodu se může stát, že splnění podmínek ZVS nebude dosaženo pro dané hodnoty C_{oss} , V_{DC} a L_r . To souvisí s tím, že obvod musí mít dostatečnou energii v indukčnostech, která při zavřených tranzistorech zajistí přebití kapacit.

8. Specifikace měniče – Technické zadání

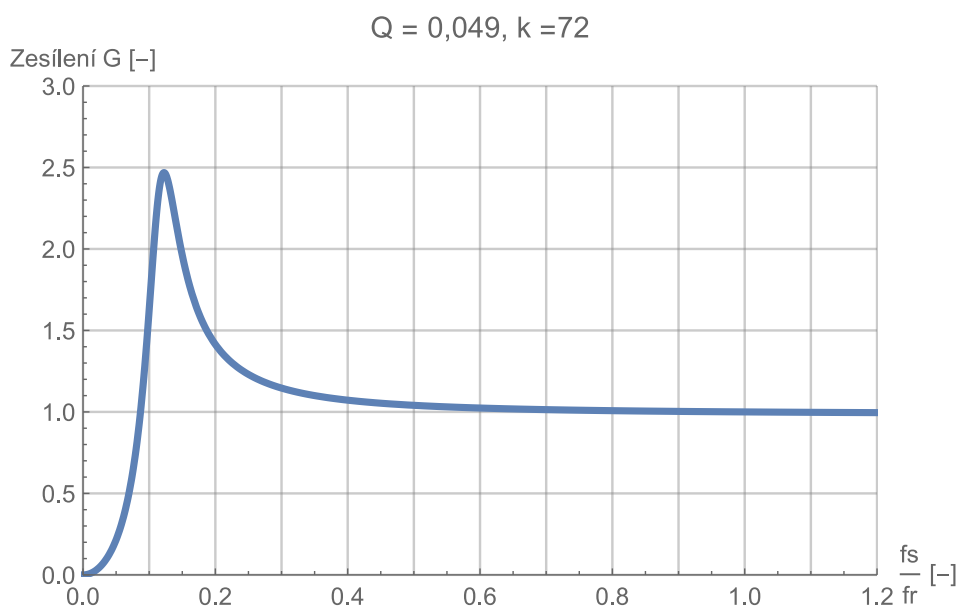
Cílem je navrhnout měnič, který bude schopen dobíjet olověné baterie. Napětí na nabité baterii je přibližně 28 V. Měnič by měl pracovat na trakční síti. Tato síť je definovaná drážní normou ČSN EN 50163 ed.2., kapitola 3. Výsledné požadavky jsou v tabulce 3.

Jmenovitě napětí	800	[V]
Maximální vstupní napětí	1000	[V]
Minimální vstupní napětí	400	[V]
Výstupní napětí	28	[V]
Výstupní proud	200	[A]
Výstupní výkon	5000	[W]
Výstupní zvlnění	100	[mV]

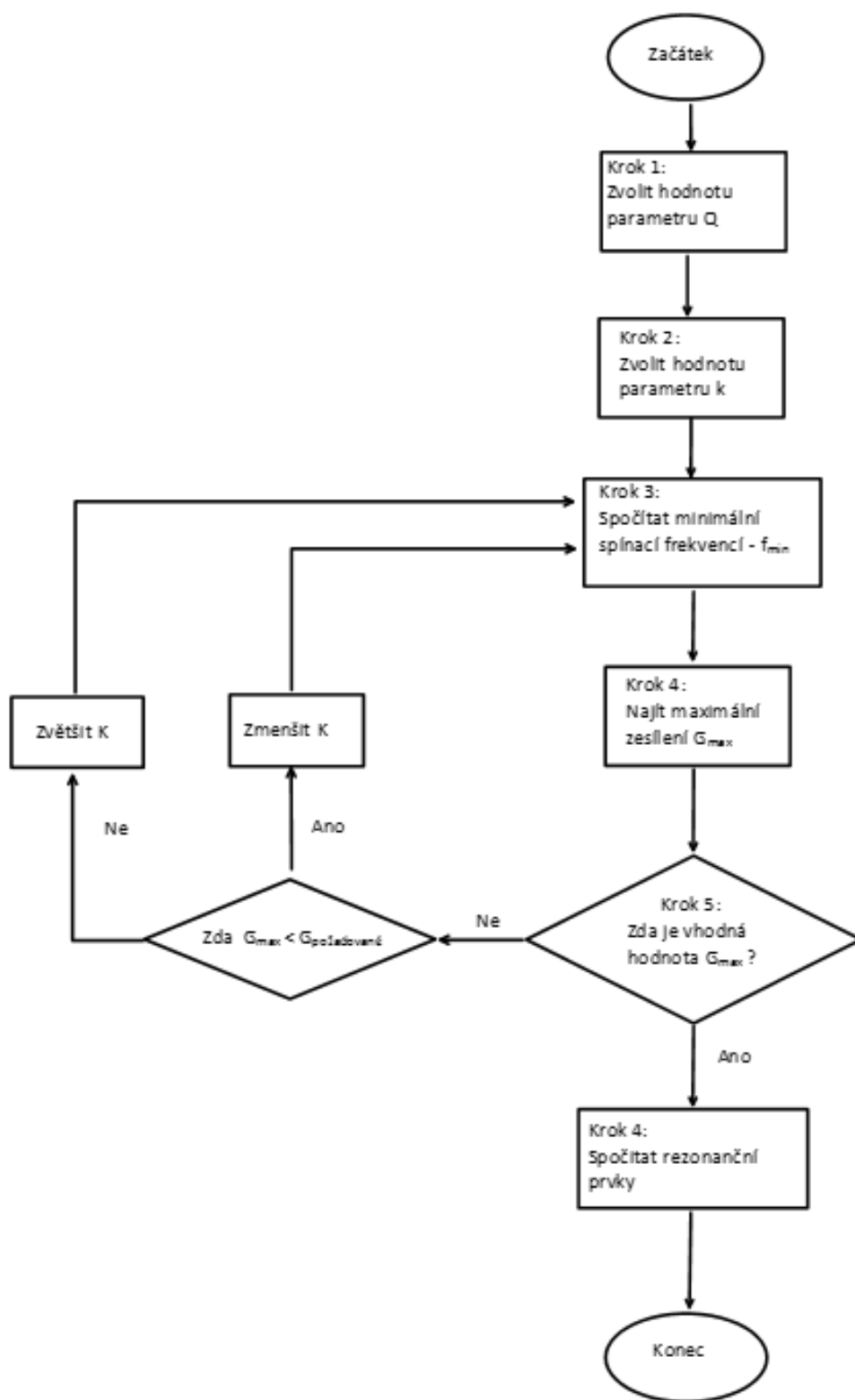
Tabulka 3 – Specifikace zadání

8.1. Samotný návrh měniče

Návrh měniče probíhá v pěti krocích. Kroky budou popsány pomocí vývojového diagramu [4]. V prvním kroku byla zvolena hodnota $Q = 0,049$. V dalším kroku byla zvolena hodnota $k = 72$. Velká hodnota parametru k nese velkou hodnotu magnetizační indukčnosti, malý magnetizační proud, pomalou regulaci zesílení. Pro vybrané hodnoty Q a k byl sestrojen graf přenosové funkce podle vztahu (20).



Obrázek 30 - Přenosová charakteristika LLC tanku



Obrázek 30 – Postup při návrhu LLC měniče



Krok číslo tři se dá udělat buď odečtením z grafu nebo pomocí matematického aparátu. Což znamená, derivovat funkci přenosu podle f_s/f_r , a najít extrém. Hodnoty parametrů Q a k dosadím předem do rovnice přenosu abychom urychlili numerický výpočet.

$$\frac{d}{d\left(\frac{f_s}{f_r}\right)} G\left(Q, k, \frac{f_s}{f_r}\right) = 0 \quad (25)$$

Hledání extrému funkce přenosu necháme na software buď na MatLab nebo Wolfram Mathematicu. Výsledek hledání $f_s/f_r = 0,12$, maximální zesílení je $G = 2,47$. Na základě stanovených parametrů Q , k , f_s/f_r a G je možný výpočet rezonančních prvků.

8.2 Stanovení parametrů měniče

Na začátku spočítáme hodnotu ekvivalentního odporu R_{ac} :

$$R_{ac} = \frac{8}{\pi^2} \cdot \left(\frac{N_p}{N_s}\right)^2 \cdot \frac{V_{out}^2}{P_{out}} = \frac{8}{\pi^2} \cdot \left(\frac{V_{in}}{V_{out}}\right)^2 \cdot \frac{V_{out}^2}{P_{out}} = \frac{8}{3,14^2} \cdot \left(\frac{800}{28}\right)^2 \cdot \frac{28^2}{5000} = 103,7 \Omega$$

K dispozici jsou dvě rovnice o třech neznámých. Konkrétně první rovnice je pro výpočet parametru Q , druhá rovnice je pro výpočet parametru k .

$$Q = \frac{\sqrt{L_r/C_r}}{R_{ac}}$$

$$k = \frac{L_m}{L_r}$$

Pro řešení těchto rovnic zvolím jednu proměnou. Budu předpokládat, že hodnota $L_m = 720 \mu H$. Další hodnoty vypočítáme dosazením do původních rovnic.

$$L_r = \frac{L_m}{k} = \frac{0,72 \cdot 10^{-3}}{72} = 10 \mu H$$



$$C_r = \frac{L_r}{(Q \cdot R_{ac})^2} = \frac{10 \cdot 10^{-6}}{(0,049 \cdot 103,7)^2} = 387 \text{ nF}$$

Rezonanční komponenty pro měnič: $L_m = 720 \mu\text{H}$; $L_r = 10 \mu\text{H}$; $C_r = 387 \text{ nF}$

Na základě rovnic (21) a (22) spočítáme rozsah pracovních frekvencí:

$$f_{r1} = \frac{1}{2\pi\sqrt{L_r C_r}} = \frac{1}{2\pi\sqrt{(10 \cdot 10^{-6} \cdot 387 \cdot 10^{-9})}} = 80 \text{ kHz}$$

$$f_{r2} = \frac{1}{2\pi\sqrt{(L_r + L_m)C_r}} = \frac{1}{2\pi\sqrt{((10 \cdot 10^{-6} + 0,72 \cdot 10^{-3}) \cdot 387 \cdot 10^{-9})}} = 9,5 \text{ kHz}$$

Za výpočtem hodnot rezonančního tanku následuje volba tranzistorů. Pro výpočet maximální hodnoty závěrného napětí tranzistoru $V_{r \max}$ [5]:

$$V_{r \max} = k_{np} \cdot k_{sit} \cdot V_{max} \quad (26)$$

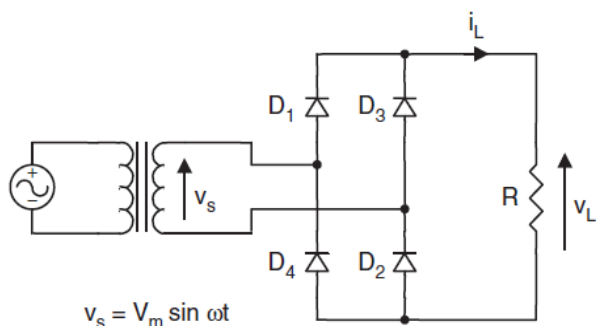
Kde k_{np} – koeficient náhodných přepětí, jehož hodnota je kolem 1,3; k_{sit} – koeficient kolísání napětí v trakční síti 1,3.

$$V_{r \max} = 1,3 \cdot 1,3 \cdot 1\,000 \text{ V} \approx 1\,700 \text{ V}$$

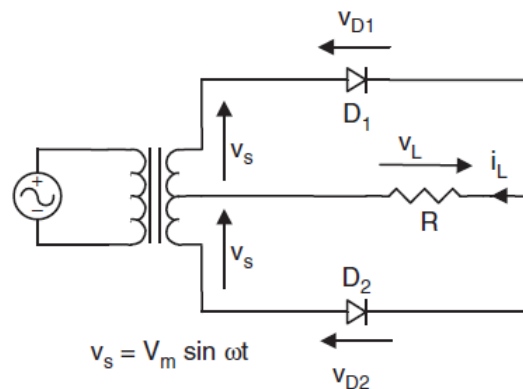
Takže budou vybrány tranzistory s maximálním závěrným napětím 1 700 V



Pro maximální využití měniče bychom měli zvolit správný typ usměrňovače na sekundární straně. K dispozici jsou dva typy usměrňovačů: dvoucestný můstkový usměrňovač a dvoucestný usměrňovač s vyvedeným středem.



Obrázek 31 – Dvoucestný můstkový usměrňovač



Obrázek 32 – Dvoucestný usměrňovač s vyvedeným středem

Můstkový usměrňovač se používá v aplikacích, kde je potřeba zajistit velké výstupní napětí a malý výstupní proud. Naopak usměrňovač s vyvedeným středem je používán v aplikacích s malým výstupním napětím a velkým výstupním proudem. Tyto úvahy souvisejí s hodnotou opakovatelného závěrného napětí U_{RRM} . Hodnota závěrného napětí na diodě v případě můstkového usměrňovače:

$$V_{RRM} = 1,57 U_{DC}$$

V případě usměrňovače s vyvedeným středem:

$$V_{RRM} = 3,14 V_{DC}$$

V obou případech U_{dc} je výstupní napětí usměrňovače. Takže podle daného zadání volíme usměrňovač s vyvedeným středem. Požadavek na diody je, aby jejich závěrné napětí bylo větší než: [1]

$$V_{RRM} = 3,14 V_{DC} = 3,14 \cdot 28 V \approx 90 V$$



9. LTspice – popis simulačního softwaru

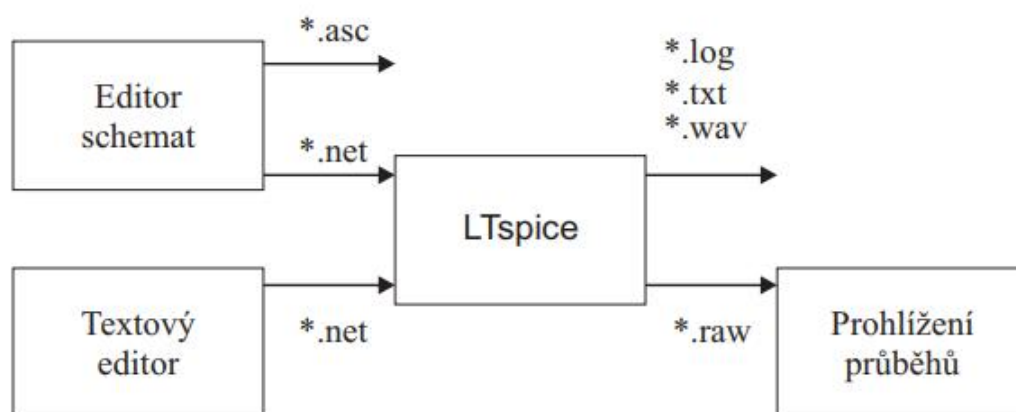
LTspice je program založený na bázi simulátoru Spice, který byl vyvinut pro modelování spínaných regulačních obvodů. Jedná se o freeware program, který se dá stáhnout ze stránek firmy Linear Technology – LT. Program se skládá ze tří částí: grafického editoru schémat, který umožňuje uživatelům vytvořit nebo editovat schéma obvodu, vysoce výkonného Spice simulátoru a postprocesoru pro zobrazení výsledků či výsledných průběhů.

Simulátor Spice (Simulation Program with Integrated Circuit Emphasis) původně byl vytvořen pro modelování integrovaných obvodů a ověřování chování obvodů v různých zapojeních.

Program Spice byl vyvinut v sedmdesátých letech na Kalifornské univerzitě v Berkley. V pozdější době byl částečně vylepšen a přepsán do komerční podoby řadou společností. Nejznámější z těchto komerčních verzí programu Spice je Pspice, který byl napsán v roce 1980 společností Microsim Corporation, od roku 1997 je integrován v návrhářském softwaru OrCad [11].

9.1. Jak pracuje LTspice?

Struktura programu LTspice je na obrázku 33. Procesor jazyka LTspice zpracovává vstupní soubor (netlist), který má popis obvodu a příkazy pro řízení simulace. Vstupní soubor je textový soubor má příponu .net. Vstupní soubor pro LTspice je možné napsat v libovolném textovém editoru. Komerční Spice programy obvykle obsahují editor schémat, který umožňuje vytvoření schématu a nastavení všech parametrů simulace. Vždy však je možné na základě grafických podkladů vygenerovat vstupní soubor pro preprocesor Spicu. Procesor Spicu vytváří výstupní textový soubor (.log), který obsahuje kopii vstupního souboru, informace o chybách ke kterým došlo během výpočtu i výsledky simulací. Dále procesor Ltspicu vytváří binární soubor s příponou .raw, který obsahuje všechny požadované výsledky. Tento soubor může být zpracován vhodným programem pro prohlížení výsledků.



Obrázek 33 – Struktura LTspice

9.2. Struktura vstupního souboru

Vstupní soubor pro program LTspice by měl být uložen v textovém souboru s příponou .cir, .net, nebo .so. Vstupní soubor LTspice se skládá z následujících komponent: název, netlist, blok řízení průběhu simulace, příkaz END.

Netlist je textový popis obvodu. Každý řádek souboru obsahuje jméno součástky, uzlu mezi kterými je součástka připojena a hodnotu jednoho nebo více parametrů popisujících součástku.

Kromě textového popisu elektrického obvodu jsou součástí vstupního souboru LTspice příkazy pro řízení simulace. Průběh simulace je ovlivňován řídicími příkazy. Řídicí příkazy vždy začínají tečkou. Řídicí příkazy lze rozdělit do několika kategorií:

1) Příkazy pro vkládání souborů a knihoven

Vkládání souborů:

```
.INCLUDE <"Jméno souboru">
```

První řádka ve vkládaném souboru musí obsahovat komentář.

Vkládání knihoven:

```
.LIB <"Jméno souboru">
```

Tento příkaz se používá pro vkládání knihoven, ve kterých jsou definovány modely součástek.



2) Příkazy pro modifikaci vlastností součástek a obvodů

Definice modelu:

```
.MODEL <"Jméno souboru"> ["typ"] [(seznam parametrů)]
```

Spice definuje model pro diody, tranzistory, spínače atd. Některé součástky Spice mají řadu parametrů. Místo definice parametrů pro každou jednotlivou součástku je možné nadefinovat model, který bude obsahovat všechny potřebné hodnoty parametrů.

Definice globálních parametrů:

```
.PARAM <"Jméno parametru" = "Hodnota nebo výraz" >
```

Příkaz `.PARAM` umožňuje vytvoření uživatelsky globálně definovaného parametru. Je možné vytvořit parametrický model obvodu tj. hodnoty některých součástek mohou záviset na hodnotách ostatních součástek. Tento příkaz je užitečný při parametrické analýze.

3) Příkazy pro řízení simulace

LTSpice obsahuje šest různých druhů analýz elektrických obvodů:

- Analýza pracovního bodu

```
.OP
```

Příkaz pro analýzu pracovního bodu slouží k výpočtu stejnosměrného ustáleného stavu elektrického obvodu. Výpočet pracovního bodu bývá často součástí jiného druhu analýzy.

- Stejnosměrná (DC) analýza

```
.DC <zdroj><začátek><konec><krok>
```

Zdroj je buď nezávislý zdroj napětí nebo nezávislý zdroj proudu. Napětí nebo proud se potom bude měnit od hodnoty <začátek> do hodnoty <konec> s krokem <krok>.

- Střídavá analýza

V průběhu střídavé analýzy jsou vypočítávány fázory uzlových napětí jako funkce frekvence. Nejprve je nalezen stejnosměrný pracovní bod a poté jsou charakteristiky nelineárních obvodových prvků linearizovány v okolí tohoto pracovního bodu. Posledním krokem je výpočet napětí pro frekvence ze zadaného rozsahu.



.AC <oct, dec, lin> <Nkroku> <PocFrekv> <KonFrekv>

Frekvence všech zdrojů v obvodu se mění mezi <PocFrekv> a <KonFrekv>. Počet kroků souvisí s volbami oct – počet kroků na oktávu, dec – počet kroků na dekádu, lin – celkový počet kroků mezi počáteční a koncovou frekvencí.

- Analýza přechodných dějů

.TRAN <Tstep><Tstop> [Tstart [dTmax]]

Pomocí této analýzy lze zkoumat přechodné děje. Jedná se o nejobecnější způsob analýzy elektrických obvodů. Na nezávislé zdroje napětí a proudu lze aplikovat širokou škálu testovacích signálů. Analýza probíhá od času $t=0$ do času $t=t_{\text{stop}}$. Proměnné Tstart, Tstep a Dmax ovlivňují pouze výstup dat. Proměnná Tsep je krok výpisu. Krok výpočtu se mění adaptivně. Pokud je specifikována proměnná Tstart, data mezi nulou a hodnotou Tstart se neukládají.

- Parametrická analýza

.STEP [PARAM] [LIN, OCT, DEC] <Variable> [LIST Values] <Start> <Stop> <Step>

Tento příkaz umožňuje opakované provedení libovolné analýzy za současné změny jednoho nebo více parametrů obvodu. Je možné měnit hodnoty nezávislých zdrojů napětí nebo proudů, hodnotu globálních parametrů.

- Stejnoseměrná přenosová funkce

.TF V(<uzel> [, <ref>]) <zdroj>

.TF I(<napěťový zdroj>) <zdroj>

Pomocí tohoto příkazu lze nalézt napěťovou odezvu v nějakém uzlu v závislosti na změně napětí nezávislého zdroje.



10. Simulace měniče v programu LTSpice

Pro ověření návrhu měniče byla vytvořená simulace, kde jsou podrobně zkoumány předpoklady předchozích kapitol. Návrh každého měniče začíná simulací. Je to první krok k realizaci měniče. Na základě simulace se dá zkoumat chování jednotlivých částí měniče s minimálními finančními náklady. Simulace může sloužit jako část technické dokumentace nebo jako nástroj pro hledání řídicího algoritmu.

Většina firem, zabývajících se výrobou polovodičových prvků, poskytuje modely svých součástek pro simulování v programu LTSpice. Stačí jenom nainportovat správný model do simulace. Pro tuto simulaci byly zvoleny spínací prvky od firmy CREE. Jedná se o Mosfety na bázi karbidu křemíku – Sicilon Carbide (SiC). Tato technologie má obrovskou výhodu v tom, že tranzistory jsou odolné vůči vysokým teplotám. Maximální provozní teplota přechodu je kolem +150 až +175 °C a je omezená teplotou pouzdra součástky. Mezi nevýhody patří malý počet těchto tranzistorů na trhu a vysoká cena.

10.1. Základní operační oblasti

Rezonanční LLC měnič může pracovat v jednotlivých operačních oblastech. Obvykle se dělení na oblasti provádí podle pracovní frekvence a zátěže. Operační oblast souvisí s hodnotou vstupního napětí V_{DC} . Na základě vstupního napětí volíme vhodnou spínací frekvenci. Seznam všech operačních stavů je popsán níže:

1. Měnič pracuje se spínací frekvencí, na kterou byl navržen $f_s = f_{r1}$
2. Měnič pracuje v nadrezonančním stavu $f_s > f_{r1}$
3. Měnič pracuje v podrezonančním stavu $f_{r2} < f_s < f_{r1}$
4. Měnič pracuje v podrezonančním stavu, v induktivní oblasti $f_s < f_{r2}$

Zatím jsou dva extrémní stavy:


1. Měnič pracuje bez zátěže
2. Měnič ve zkratu



10.2. Importování součástek

V prvních krocích vytvoříme na počítači novou složku, do které budeme ukládat výsledky simulace. Zatím otevřeme simulační nástroj LTspice, ve kterém budeme pracovat.

Jako spínací tranzistory byly zvoleny tranzistory od firmy CREE, hlavička katalogového listu je na obrázku 34. Tyto tranzistory byli zvoleny kvůli tomu, že mají velkou hodnotu blokovacího napětí. Společnost CREE taktéž uvádí soubory s popisem těchto tranzistorů pro LTspice, jedná se o soubory s příponou LIB. Tento soubor uložíme do vytvořené složky. Nesmíme zapomenout na import symbolu tranzistoru.



C2M0045170D
Silicon Carbide Power MOSFET
C2M™ MOSFET Technology
N-Channel Enhancement Mode

Features

- High Blocking Voltage with Low On-Resistance
- High Speed Switching with Low Capacitances
- Easy to Parallel and Simple to Drive
- Resistant to Latch-Up
- Halogen Free, RoHS Compliant

Benefits


- Higher System Efficiency
- Reduced Cooling Requirements
- Increased Power Density
- Increased System Switching Frequency



Applications

- Solar Inverters
- Switch Mode Power Supplies
- High Voltage DC/DC converters
- Motor Drive
- Pulsed Power Applications

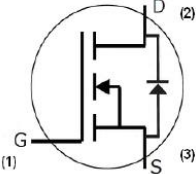
V_{DS}	1700 V
$I_D @ 25^\circ C$	72 A
$R_{DS(on)}$	45 mΩ

Package



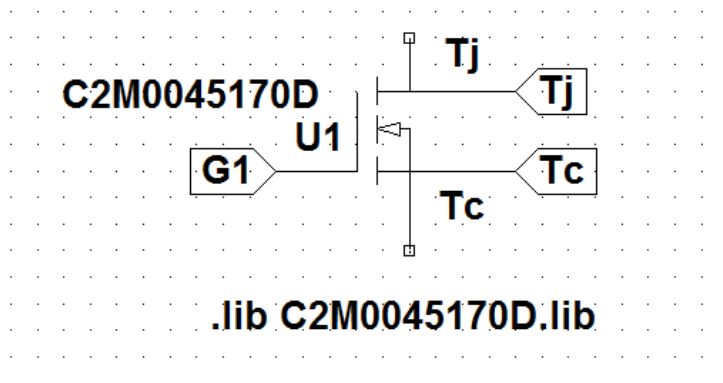
TO-247-3



Part Number	Package	Marking
C2M0045170D	TO-247-3	C2M0045170


Obrázek 34 – Katalogový list tranzistoru [13]

Naimportovaný tranzistor představuje pěti pinovou součástku. Tři standartní piny jsou gate, emitor a kolektor tranzistoru. Pomocí dvou ostatních pinů se dá modelovat teplota PN přechodu T_j a teplota pouzdra T_c tranzistoru. Ukázka tranzistoru je na obrázku 35.



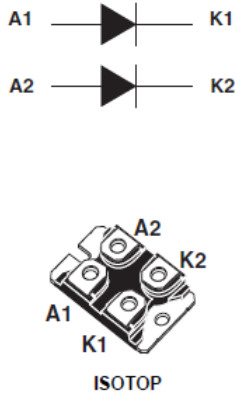
Obrázek 35 – Ukázka tranzistoru v LTspicu

Do usměrňovače byly zvoleny diody od firmy ST. Jedná se Schottkyho diody s velkou hodnotou blokovacího napětí. Na stránkách se dá stáhnout model této diody. Hlavička katalogového listu je na obrázku 36.

**STPS200170TV1Y**

Automotive high voltage power Schottky rectifier

Datasheet - production data



Description

This high voltage Schottky rectifier is suitable for high frequency switch mode power supplies.

Packaged in ISOTOP, this device is intended for use in secondary rectification applications.

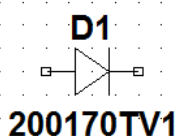
Table 1. Device summary

$I_{F(AV)}$	2 x 100 A
V_{RRM}	170 V
T_j	150 °C
V_F (typ)	0.63 V

Obrázek 36 - Katalogový list diody [14]

Výrobce udává soubor s popisem diody. Pro import diody stačí jenom zkopírovat popis diody do simulace obrázek 37. Popis diody je uveden dole:

.model 200170TV1 D(D(IS=890.63E-9 N=1.1006 RS=1.4535E-3 IKF=1.7012 CJO=11.299E-9 M=.52831 VJ=.66789 ISR=556.22E-9 NR=3.0137 FC=0.5 TT=0 EG=.69 XTI=2)



```
.model 200170TV1 D(D(IS=890.63E-9 N=1.1006 RS=1.4535E-3  
IKF=1.7012 CJO=11.299E-9 M=.52831 VJ=.66789 ISR=556.22E-9  
NR=3.0137 FC=0.5 TT=0 EG=.69 XTI=2)
```

Obrázek 37– Ukázka diody v LTspicu

Měli bychom rozklíčovat jednotlivé zkratky v modelu diody. První písmeno D znamená, že se jedná o model diody. Další parametry budou popsány formou tabulky.

Zkratka	Význam	Jednotka
IS	Saturation current	A
N	Emission coefficient	-
RS	Ohmic resistance	Ω
IKF	High-injection knee current	A
CJO	Zero-bias junction cap.	F
M	Grading coefficient	-
VJ	Junction potential	V
ISR	Recombination current parameter	A
NR	Isr emission coefficient	-
FC	Coeff. for forward-bias depletion capacitance formula	-
TT	Transit-time	s
EG	Activation energy	eV
XTI	Sat.-current temp. exp	-

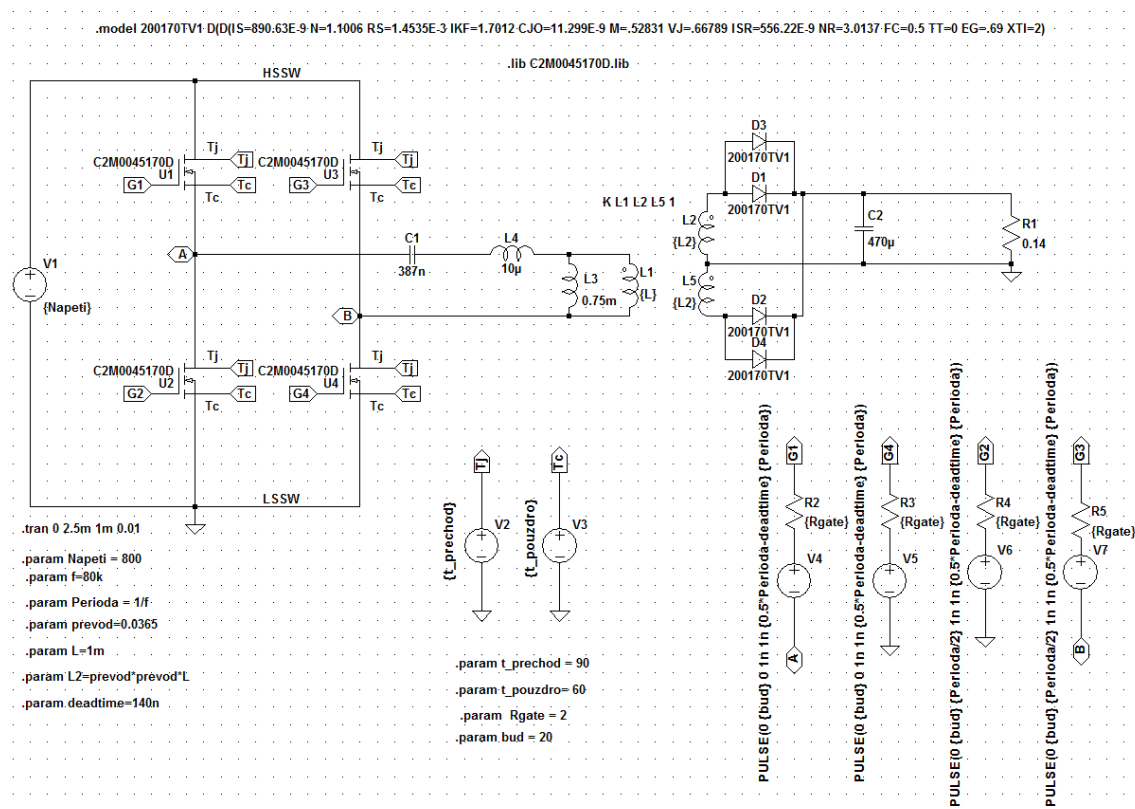
Tabulka 4 – Popis diody v LTspicu

Tabulka 4 popisuje pouze malou část parametrů. Program LTspice obsahuje více než 30 parametrů pro popis diod. Samozřejmě se dají definovat i další parametry. Pokud model součástky neobsahuje nějaký parametr, je automaticky nahrazen defaultní hodnotou.



10.3. Simulační model měniče

Další kroky simulace zahrnují zvolení některých komponent měniče a parametrů simulace. Výsledek simulace pak závisí na jednotlivých parametrech simulace. Schéma základní simulace je na obrázku 38. Byla zvolena simulace typu transient s parametry 0 2.5m 1m 0.01



Obrázek 38 – Schéma měniče v LTspicu

Byly zvoleny následující parametry:

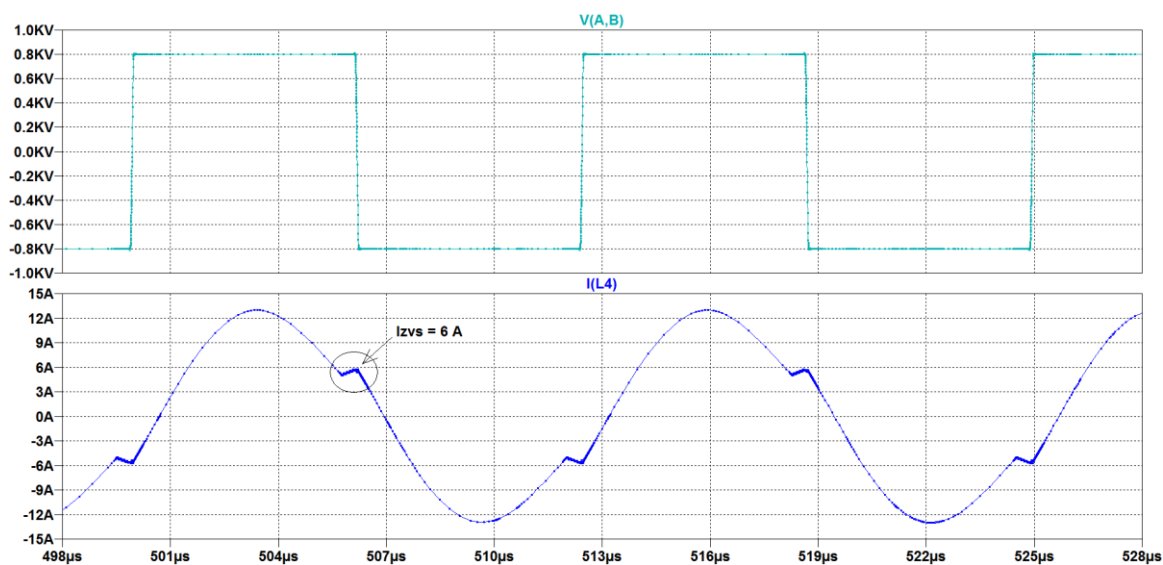
- Teplota PN přechodu = 90° ;
- Teplota pouzdra = 60° ;
- Gatové odpory = 2Ω ;
- Napětí gate source = 20 V;
- Nabíjecí kondenzátor = $470 \mu\text{F}$;
- Zatěžovací odpor = $0,14 \Omega$ – maximální zátěž;
- Spínací frekvence = 80 kHz;
- Dead time = 140 ns;
- Vstupní napětí = 800 V;



Výpočet zatěžovacího odporu:

$$R_{zat} = \frac{V_{out}}{I_{out}} = \frac{28 V}{200 A} = 0,14 \Omega \quad (27)$$

Pro výpočet dead time se podíváme na průběhy napětí a proudu na rezonančním tanku:



Obrázek 39 – Průběhy napětí a proudu rezonančním tankem

Hodnota proudu I_{ZVS} rovná se 6 A. Zatím byla zvolená hodnota parazitní kapacity $C_{vz} = 550$ pF.

Hodnota kapacity C_{oss} podle katalogu 171 pF. Pro výpočet dead time použijeme rovnice (24).

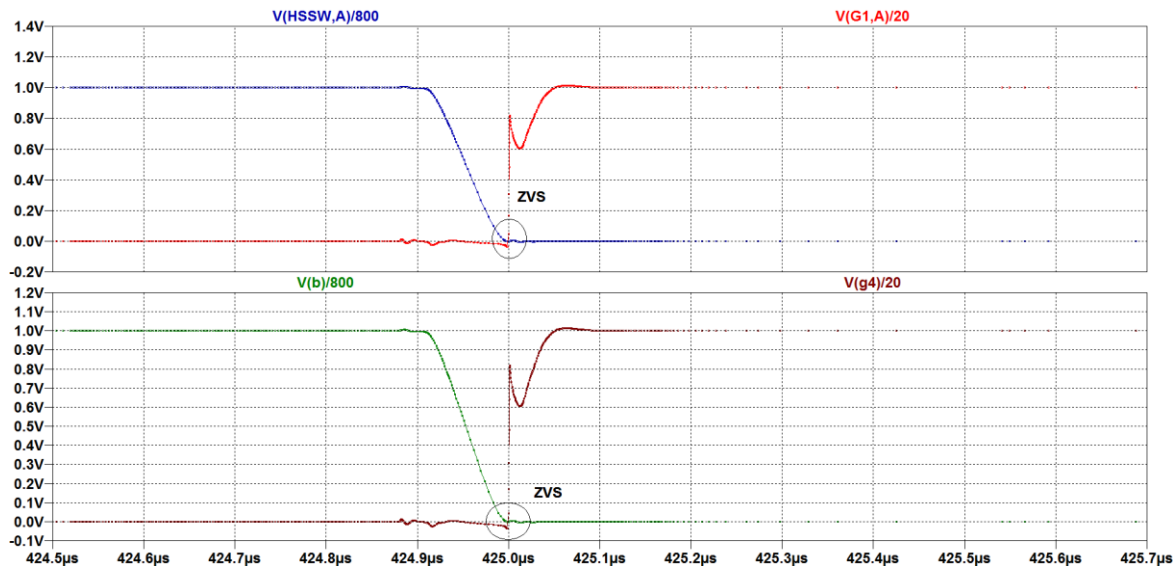
$$T_D = C_{par} \frac{\Delta V}{I_{ZVS}} = (2 \cdot C_{oss} + C_{vz}) \frac{V_{DC}}{I_{ZVS}} = (2 \cdot 171 \text{ pF} + 550 \text{ pF}) \frac{800 V}{6 A} \approx 140 \text{ ns}$$

Spočítaná hodnota dead time je orientační. V praxi tuto hodnotu získáváme pomocí měření a následném doladění, protože součástky mají výrobní tolerance.

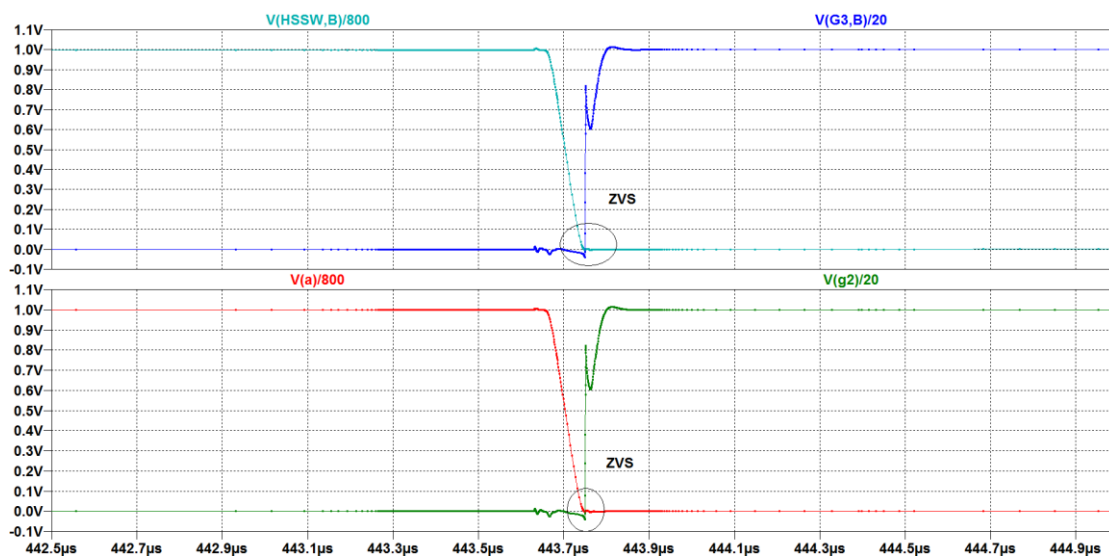


10.4. Kontrola podmínek měkkého spínání

Pro kontrolu podmínek měkkého spínání se podíváme na průběhy řídicího napětí gatech tranzistorů U_{gs} a napětí V_{ds} . Průběhy těchto napětí jsou na obrázcích 40 a 41. Pro lepší čitelnost obrázku byly průběhy převedeny do poměrných hodnot.



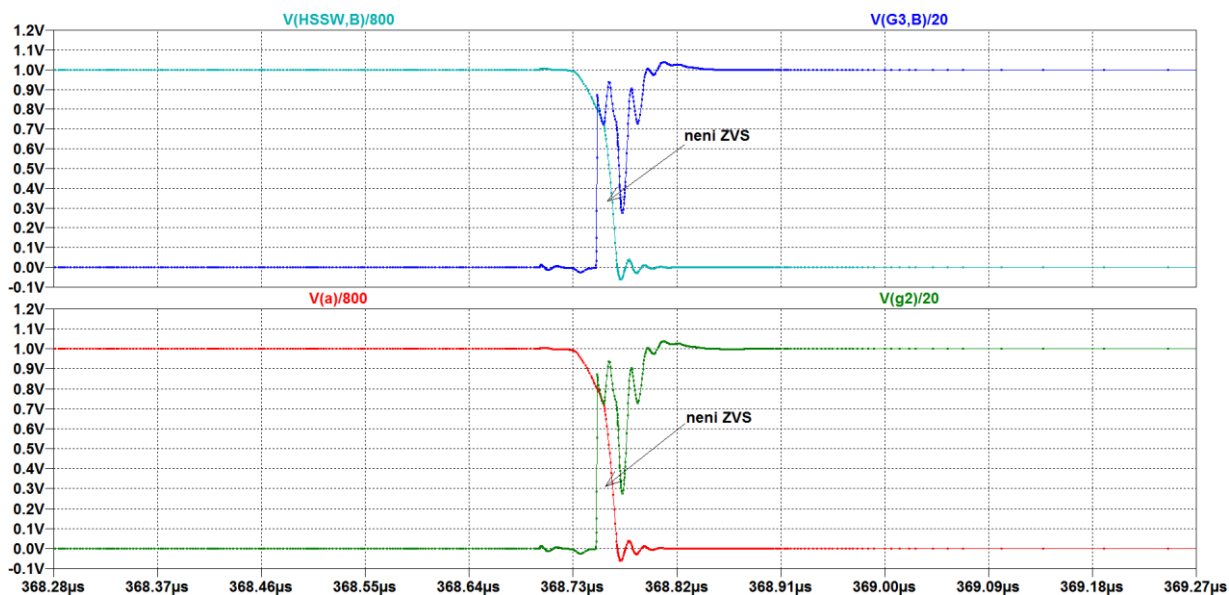
Obrázek 40 – Napětí na tranzistorech T1 a T4



Obrázek 41 – Napětí na tranzistorech T2 a T3

Simulace ukazuje, že tranzistory jsou spínány v nule napětí. Takže byly splněny podmínky pro měkké spínání.

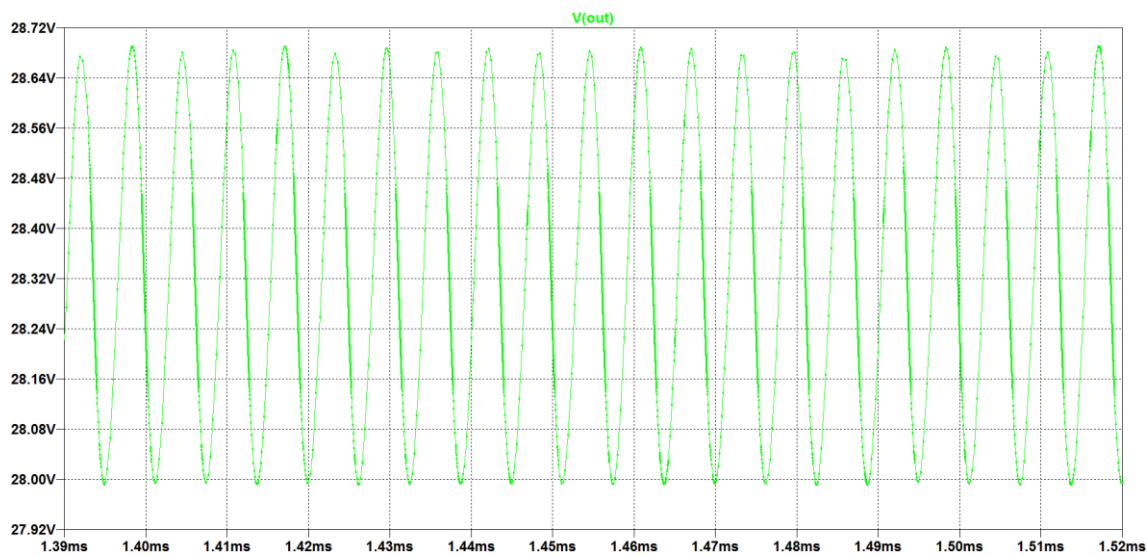
V případě špatné stanoveného dead time bychom mohli dostat průběhy jako na obrázku 42. Z obrázku je zřejmé, že spínání proběhlo příliš brzy. Dead time byl nastaven na 50 ns.



Obrázek 42 Napětí na transistorech T2 a T3

10.5. Výpočet výstupního filtru

Během simulace bylo zjištěno, že výstupní kondenzátor s hodnotou 470 μF není schopen zajistit malé zvlnění výstupního napětí, hodnota zvlnění dosahuje zhruba 700 mV, což je relativně velký rozkmit viditelný na obrázku 43.



Obrázek 43 – průběh výstupního napětí

Pro změnšení výstupního zvlnění bude dopočítán další filtr, který odfiltruje výstupní napětí na hodnotu zvlnění 100 mV. Výpočet výstupního filtru:



Ze začátku zvolíme hodnotu filtrační tlumivky - $L_f = 1 \mu\text{H}$. Potřebnou hodnotu kapacity filtračního kondenzátoru C_f vypočteme pro zadaný činitel filtrace ϕ .

$$\phi = \frac{u_{p-p \text{ in}}}{u_{p-p \text{ out}}} = \frac{(\omega \cdot L_f + \frac{1}{\omega \cdot C_f})}{(\frac{1}{\omega \cdot C_f})} \quad (28)$$

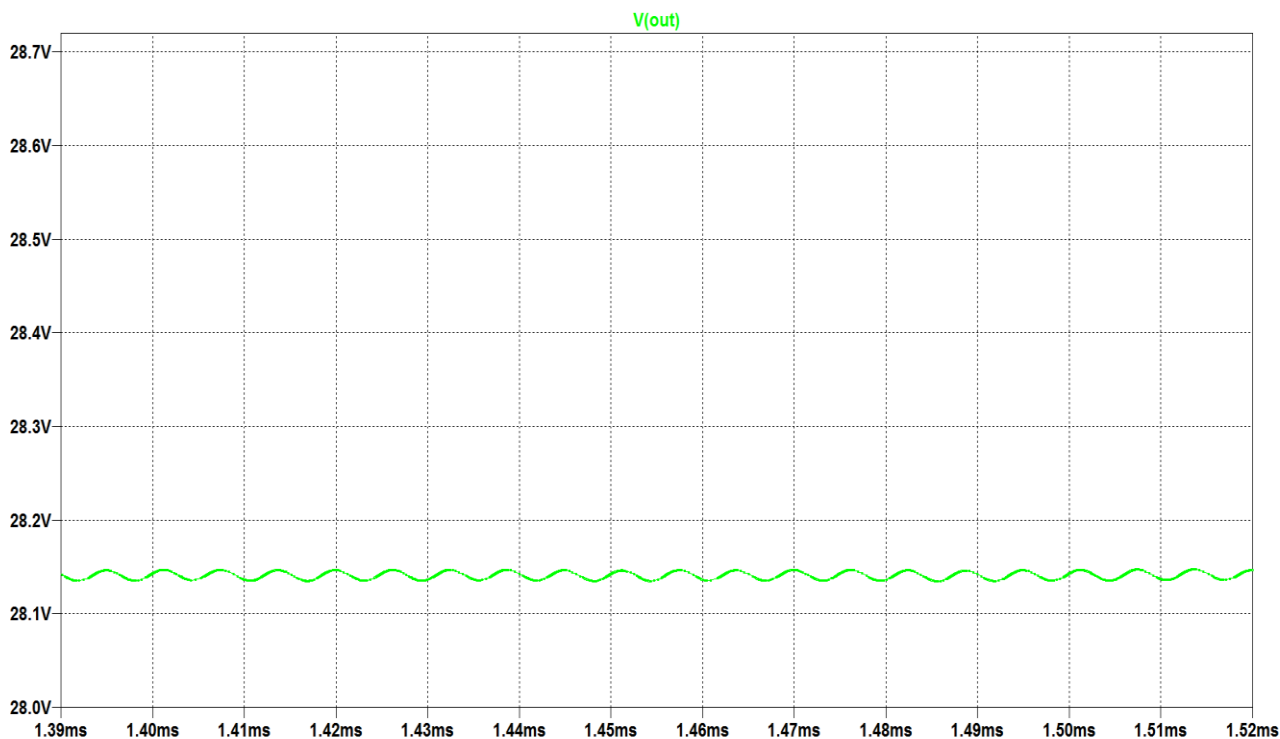
$$C_f = \frac{\phi}{\omega^2 \cdot L_f} = \frac{u_{p-p \text{ in}}}{u_{p-p \text{ out}} \cdot \omega^2 \cdot L_f} = \frac{700\text{mV}}{(2 \cdot \pi \cdot 160 \cdot 10^3)^2 \cdot 10^{-6}} = 6.9\mu\text{F} \quad (29)$$

Takže pro výstupní filtr musí platit podmínka, že při náhodném odlehčení měniče všechna energie z filtrační tlumivky se uloží do výstupního kondenzátoru. Proto musí platit nerovnost:

$$\frac{L_f \cdot I_{out}^2}{2} \leq \frac{C_f \cdot U_{out}^2}{2} \quad (30)$$

$$\frac{L_f \cdot I_{out}^2}{U_{out}^2} \leq C_f = \frac{10^{-6} \cdot 200^2}{28^2} = 51 \mu\text{F} \approx 60\mu\text{F} \quad (31)$$

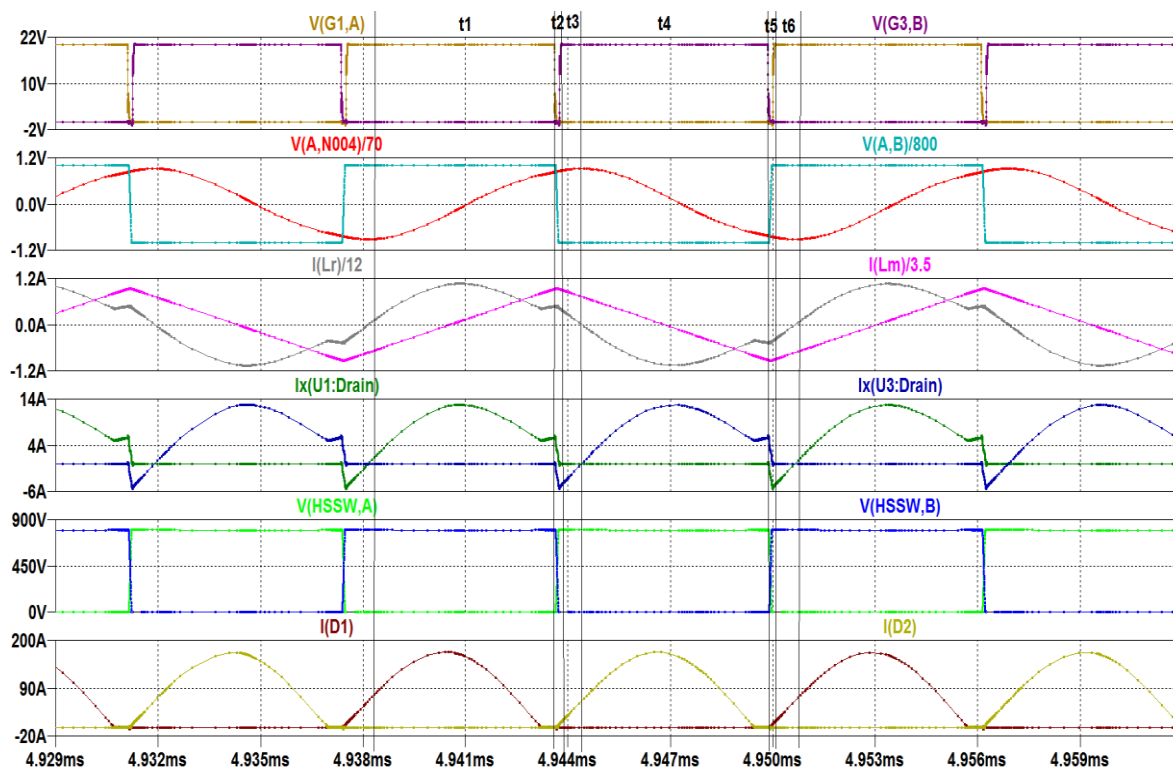
Měnič bude doplněn výstupním filtrem s hodnotami $L_f = 1 \mu\text{H}$ a $C_f = 60\mu\text{F}$. Průběh výstupního napětí je na obrázku 44. Použito je stejné měřítko jako na obrázku 43.





10.6. Simulace ustáleného stavu měniče $f_s = f_{r1}$

V případě, že měnič pracuje v ustáleném stavu na spínací frekvenci $f_s = f_{r1}$, pak výsledně průběhy lze rozdělit do šesti základních subintervalů. Tyto intervaly jsou naznačeny na obrázku 45.



Obrázek 45 – výsledky simulace pro ustálený stav

$V(G1,A)$ - napětí na gate tranzistoru T_1

$V(G3,B)$ - napětí na gate tranzistoru T_3

$V(A,N004)/70$ - napětí na rezonančním kondenzátoru C_r , v poměrných jednotkách

$V(A,B)/800$ - napětí na rezonančním tanku, v poměrných jednotkách

$I(Lr)/12$ – proud rezonanční indukčnosti L_r , v poměrných jednotkách

$I(Lm)/3.5$ – proud magnetizační indukčnosti L_m , v poměrných jednotkách

$I_x(U1;Drain)$ – proud tranzistorem T_1

$I_x(U3;Drain)$ – proud tranzistorem T_3

$V(HSSW,A)$ – napětí na tranzistoru T_1

$V(HSSW,B)$ – napětí na tranzistoru T_3

$I(D1)$ – proud usměrňovací diodou D_1

$I(D2)$ – proud usměrňovací diodou D_2



Poznámky k průběhům na obrázku 45:

- a) Řídící napětí na tranzistorech T_1 a T_4 , jsou stejné, obdobně na tranzistorech T_2 a T_3 ;
- b) Simulace umožňuje zobrazit proud magnetizační indukčnosti L_m . Ve skutečnosti tento proud nejde měřit, protože se jedná o indukčnost zahrnutou do náhradního schématu.
- c) Proudů tranzistory T_1 a T_4 jsou stejné, obdobně na tranzistorech T_2 a T_3 ;
- d) Proudů diodami D_1 a D_2 tvoří poloviční výstup usměrňovače, paralelní řazení diod (obrázek 38)
- e) Vstupní napětí $V_{in} = 800 \text{ V}$, výstupní proud $I_{out} = 200 \text{ A}$;

První subinterval t_1 :

Tranzistory T_1 a T_4 jsou ve vodivém stavu, tranzistory T_2 a T_3 jsou v nevodivém stavu. V tomto subintervalu rezonančním tankem prochází proud, tento proud teče přes transformátor. Diody D_1 a D_3 jsou ve vodivém stavu a usměrňují výstupní proud. Tento subinterval končí, když řídicí napětí vypne tranzistory T_1 a T_4 .

Druhý subinterval t_2 :

Během tohoto subintervalu všechny tranzistory T_1 až T_4 jsou v nevodivém stavu. Protože nastává dead time. Proud zachová svůj směr a teče dále přes body diody DT_2 a DT_3 tranzistoru T_2 a T_3 . Proto na obrázku 45 je proud tranzistory ze začátku jde do záporných hodnot.

Třetí subinterval t_3 :

Třetí interval začíná tím, že na gatech tranzistoru T_2 a T_3 se objeví řídicí napětí, a tranzistory přejdou do vodivého stavu. Tento subinterval končí, když diody DT_2 a DT_3 přestanou vest proud.

Čtvrtý subinterval t_4 :

Tranzistory T_2 a T_3 jsou ve vodivém stavu, tranzistory T_1 a T_4 jsou v nevodivém stavu. V tomto subintervalu rezonančním tankem prochází proud, směr proudu je opačný oproti směru v prvním subintervalu. Proud prochází přes transformátor. Diody D_2 a D_4 jsou ve vodivém stavu a usměrňují výstupní proud. Tento subinterval končí, když řídicí napětí vypne tranzistory T_2 a T_3 .



Pátý subinterval t_5 :

Tento subinterval je podobný druhému subintervalu, protože všechny tranzistory jsou v nevodivém stavu. Nastává dead time. Ale proud teče přes body diody DT_1 a DT_4 . Tento subinterval končí, když na tranzistory T_1 a T_4 přijde řídicí signál pro otevření tranzistoru.

Šestý subinterval t_6 :

Tranzistory T_1 a T_4 jsou ve vodivém stavu, ale zatím nevedou proud, protože proud teče přes diody DT_1 a DT_4 . Jakmile odezní vedení proudu v diodách DT_1 a DT_4 , nastane znovu první subinterval.

Výsledný popis se dá shrnout do tabulky 5.

	Sepnuté	Vedou	Vedou	Vedou	Sepnuté	Vedou	Vedou	Vedou
Subinterval	$G_1 + G_4$	$T_1 + T_4$	$DT_1 + DT_4$	$D_1 + D_3$	$G_2 + G_3$	$T_2 + T_3$	$DT_2 + DT_3$	$D_2 + D_4$
t_1 – dodává do zátěže	Ano	Ano	Ne	Ano	Ne	Ne	Ne	Ne
t_2 - dead time	Ne	Ne	Ne	Ne	Ne	Ne	Ano	Ne
t_3 - přebíjení	Ne	Ne	Ne	Ne	Ano	Ne	Ano	Ne
t_4 – dodává do zátěže	Ne	Ne	Ne	Ne	Ano	Ano	Ne	Ano
t_5 - dead time	Ne	Ne	Ano	Ne	Ne	Ne	Ne	Ne
t_6 - přebíjení	Ano	Ne	Ano	Ne	Ne	Ne	Ne	Ne

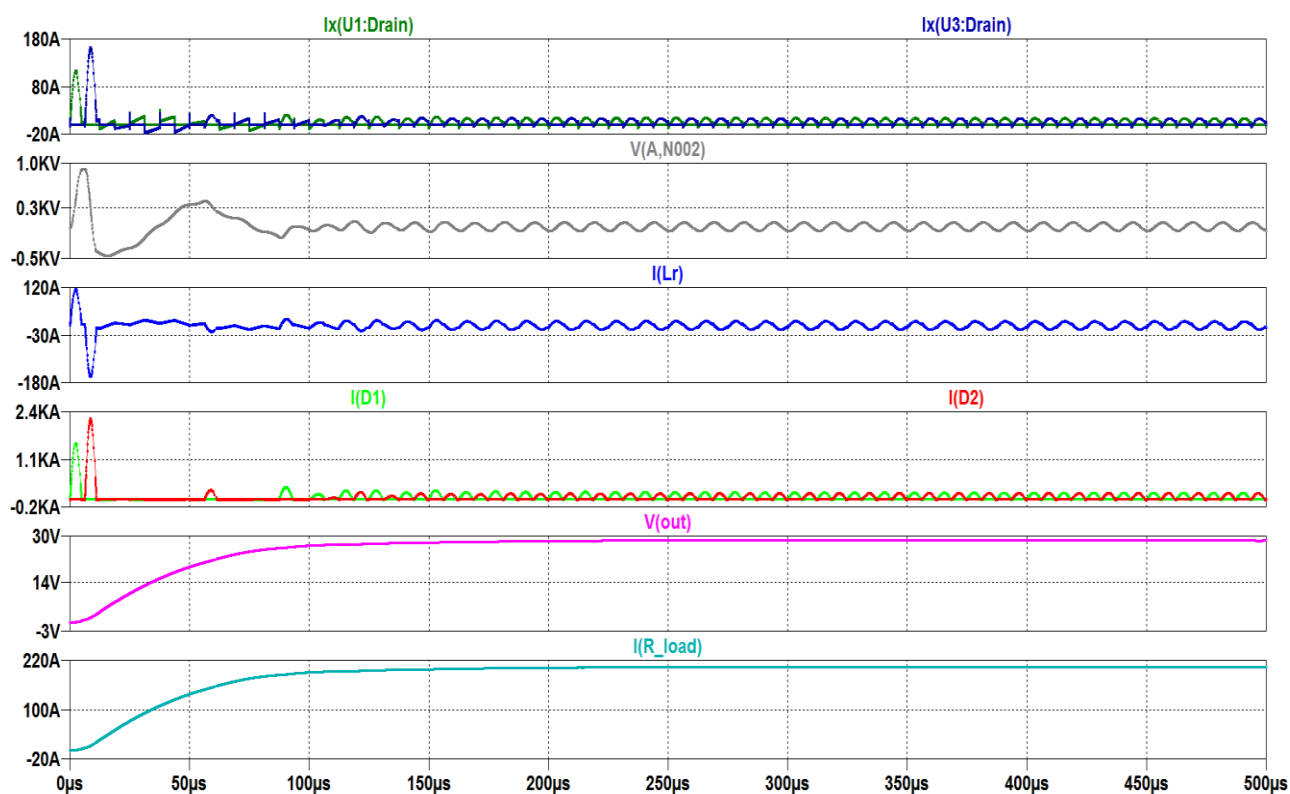
Tabulka 5 – Časové intervaly v ustáleném stavu



10.7. Simulace rozběhu měniče

V předchozích kapitolách nebyl kladen důraz na rozběh měniče. Všechny ukazané výsledky byly po odeznění přechodných dějů při rozběhu měniče. V této kapitole budou probrány problémy, které sebou nese rozběh rezonančního měniče, a také několik způsobů, jak tyto problémy odstranit.

Pro začátek se podíváme na rozběh měniče při plné zátěži. Především nás zajímají průběhy proudů na rezonanční indukčnosti a usměrňovacích diodách i napětí na rezonančním kondenzátoru. Výsledky simulace jsou na obrázku 46.



Obrázek 46 – výsledky simulace při rozběhu měniče

$I_x(U1:Drain)$ – proud tranzistorem T_1

$I_x(U3:Drain)$ – proud tranzistorem T_3

$V(A,N002)$ – napětí na rezonančním kondenzátoru C_r

$I(L_r)$ – proud rezonanční tlumívkou L_r

$I(D1)$ – proud usměrňovací diodou D_1

$I(D2)$ – proud usměrňovací diodou D_2

$V(out)$ – výstupní napětí

$I(R_load)$ – výstupní proud



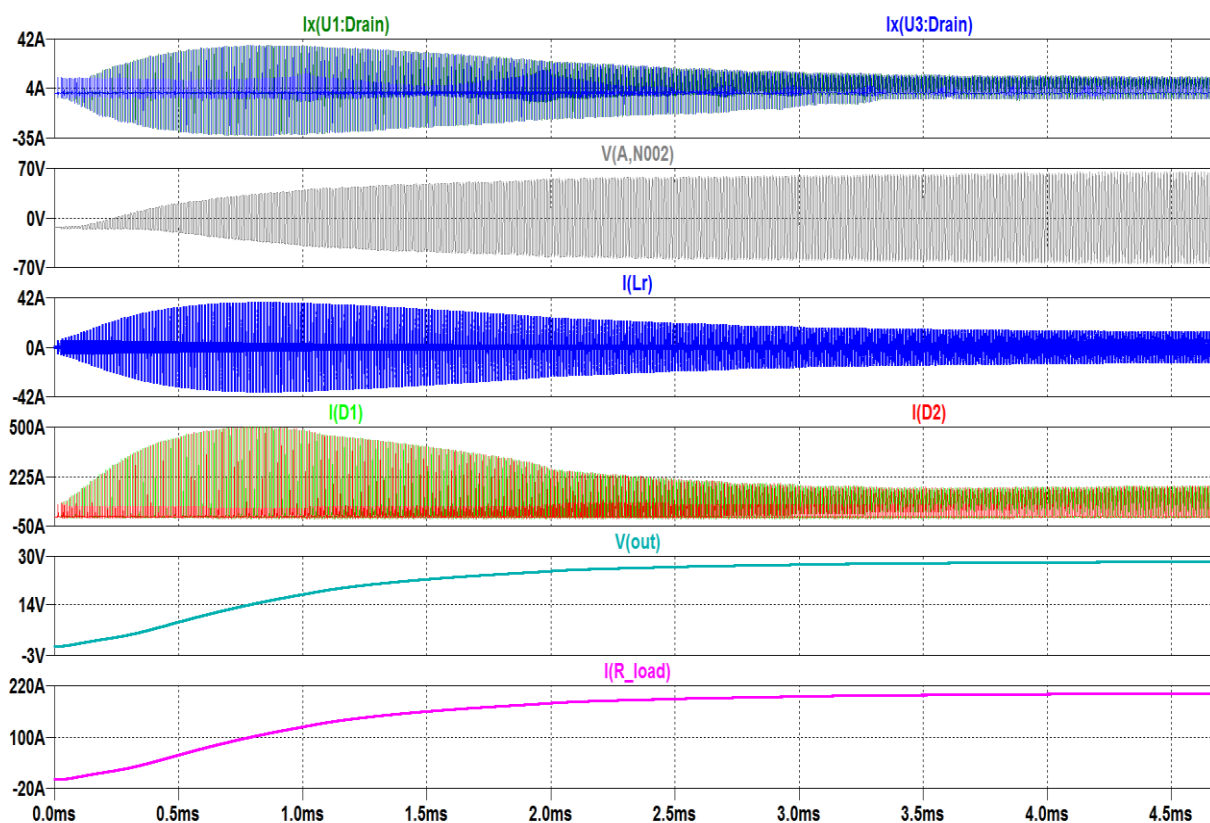
Z výsledků simulace je evidentní, že při startu přes tranzistory teče velký proud. Tento proud namáhá tranzistory a může dojít ke zničení tranzistorů. Dalé vidíme velký skok napětí na rezonančním kondenzátoru. Takže velký proud se projeví i na sekundární straně měniče, kde proud diody je kolem 2 kA. Samozřejmě při podobném startu dojde okamžitě k poruše zařízení vlivem velkého proudového námáhání.

Samozřejmě vzniká otázka, jak omezit proud při startu měniče. Existuje několik možností, jak omezit proud při startu. První možnost je ztrátová. Jedná se o zapojení výkonových odporů před vstup měniče. Nejlepší je zařadit dva nebo tři odpory a postupně vyřazovat jednotlivé stupně. Čím více odporů bude zapojeno, tím plynulejší bude rozběh měniče. Na druhou stranu tu bude působit velký počet výkonových odporů, což povede k nárůstu nákladů při realizaci měniče. Další způsob je rozběh pomocí soft startu.

10.8. Simulace rozběhu měniče pomocí soft startu

Moderní mikroprocesory umožňují realizovat start měniče pomocí soft startu. Jedná se o postupnou změnu střídy. Během soft startu se střída mění od nuly až zhruba do poloviny periody. Pro provedení této simulace potřebujeme nastavit spínání jednotlivých větví vhodným způsobem. Potřebujeme totiž přivést řídicí signály na gaty tranzistorů ve vhodný okamžik.

Simulační nástroj LTspice umožňuje provádět spínání pouze s konstantní střídouv případě, že zdroji buzení jsou v režimu PWM. Pro docílení požadovaných průběhů spínání byl použit režim PWL. Byly vygenerovány dva soubory s požadovanými hodnotami - čas a hodnota napětí na gatu.



Obrázek 47– výsledky simulace při rozběhu pomocí soft startu

$I_x(U1:Drain)$ – proud tranzistorem T_1

$I_x(U3:Drain)$ – proud tranzistorem T_3

$V(A,N002)$ – napětí na rezonančním kondenzátoru C_r

$I(L_r)$ – proud rezonanční tlumívkou L_r

$I(D1)$ – proud usměrňovací diodou D_1

$I(D2)$ – proud usměrňovací diodou D_2

$V(out)$ – výstupní napětí

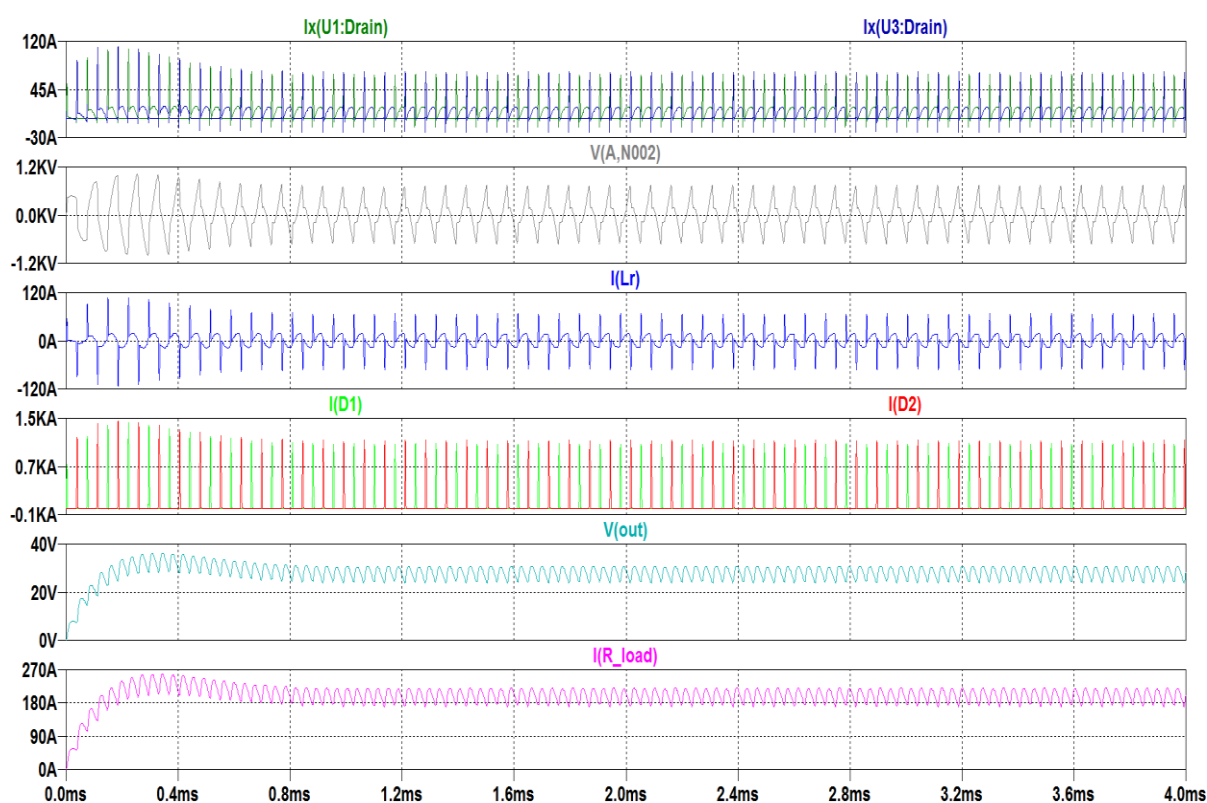
$I(R_load)$ – výstupní proud

Z výsledků simulace se dá říci, že rozběh měniče pomocí soft startu má určité výhody v porovnání s předchozími způsoby rozběhu. Cílem soft startu je omezit velký proudový náraz na měnič. Takže soft start zajistil plynulé a symetrické nabíjení rezonančního kondenzátoru. Obdobné výsledky jsou i na rezonančním induktoru. Sice je vidět narůst amplitudy proudu na diodách, ale délka trvání špičky je časově menší než v ustáleném stavu, což vede ke zmenšení efektivní hodnoty.



10.10 Simulace měniče v podrezonančním stavu $f_s = f_{r2} < f_{r1}$

Cílem této simulace je ověření chování měniče v podrezonančním stavu a potvrzení napěťového přenosu odvozeného v předchozích kapitolách. Simulační schéma zůstává stejně jako na obrázku 37, jenom byly upraveny dva parametry a to spínací kmitočet a hodnota vstupního napětí $f_s = 13,65$ kHz, $U_{in} = 400$ V. Výsledky simulace jsou na obrázku 48.



Obrázek 48 – výsledky simulace, podrezonanční stav

I_x(U1:Drain) – proud tranzistorem T₁

I_x(U3:Drain) – proud tranzistorem T₃

V(A,N002) – napětí na rezonančním kondenzátoru C_r

I(L_r) – proud rezonanční tlumívkou L_r

I(D1) – proud usměrňovací diodou D₁

I(D2) – proud usměrňovací diodou D₂

V(out) – výstupní napětí

I(R_{load}) – výstupní proud

Zhodnocení výsledků simulace – simulace potvrzuje, že LLC měnič je schopen pracovat s vstupním napětím menším, než je jmenovité vstupní napětí měniče. Takže z hlediska vstupu, napěťový přenos, odvozený pomocí FHA teorie funguje. Ale z hlediska výstupu totiž zátěže je



vidět obrovské zvlnění výstupního napětí a proudu. Zvlnění výstupního napětí je kolem 7 V, což není vhodné pro použití. Filtrace tak velkého zvlnění vede k obrovským hodnotám výstupních součástek nebo ke kaskádnímu zapojení filtrů. Protože s lineárně klesající frekvencí, činitel filtrace filtru klesá s druhou mocninou. Dale vzrostla amplituda napětí na rezonančním kondenzátoru, což také vede k velké hodnotě povoleného napětí na kondenzátoru kolem 800 V. Proud přes usměrňovač diody má velké časové prodlevy, což vede k velkým proudovým špičkám jak na straně tranzistoru, tak i na straně usměrňovacích diod. Výsledným zhodnocením těchto uvedených příkladů je zhoršení činitele tvaru usměrňovače. V anglické literatuře je tento parametr označován výrazem Form factor a jedná se o podíl mezi efektivní a střední hodnotou napětí za usměrňovačem. Při vstupním napětí 800 V byl tento činitel stanoven na hodnotu 1,16 z provedených simulací. V ideálním případě usměrnění by hodnota měla být rovna 1,11. V případě vstupního napětí o 400 V byl tento činitel stanoven na hodnotu 2,99, avšak je nutné přihlídnout k tomu, že efektivní hodnota proudu ovlivňuje teplotu součástek, což znamená, že v případě se sníženým vstupním napětím na 400 V dojde k nárůstu teploty na spínacích prvcích.

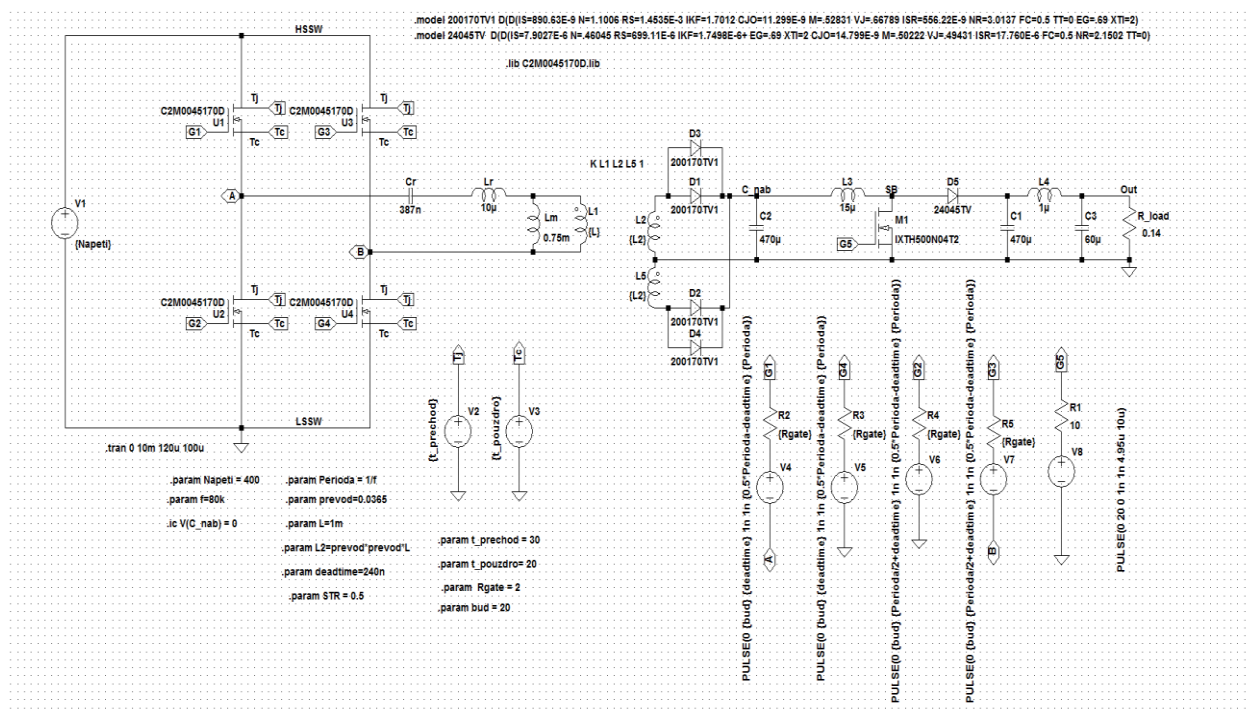
Hlavním problémem, se kterým jsem se setkal při simulaci, je to, že zesílení rezonančního tanku roste s klesající frekvencí, což v prvních krocích nevypadalo tak kriticky. Jak ale ukázala simulace, kvalita výstupního napětí nebo zvlnění napětí není vhodná pro další použití. Chtělo by to, aby křivka napěťového zesílení vypadala obráceně, totiž aby napěťové zesílení stoupalo se spínací frekvencí. Pak by to vedlo k lepším vlastnostem jak z hlediska řízení, tak i kvality výstupního napětí. Ovšem taková rezonanční topologie existuje a říká se jí LCLC rezonanční topologie. Potřebné informace ohledně LCLC topologie se dají najít ve zdrojích [15,16]



10.11 Simulace kaskády měničů

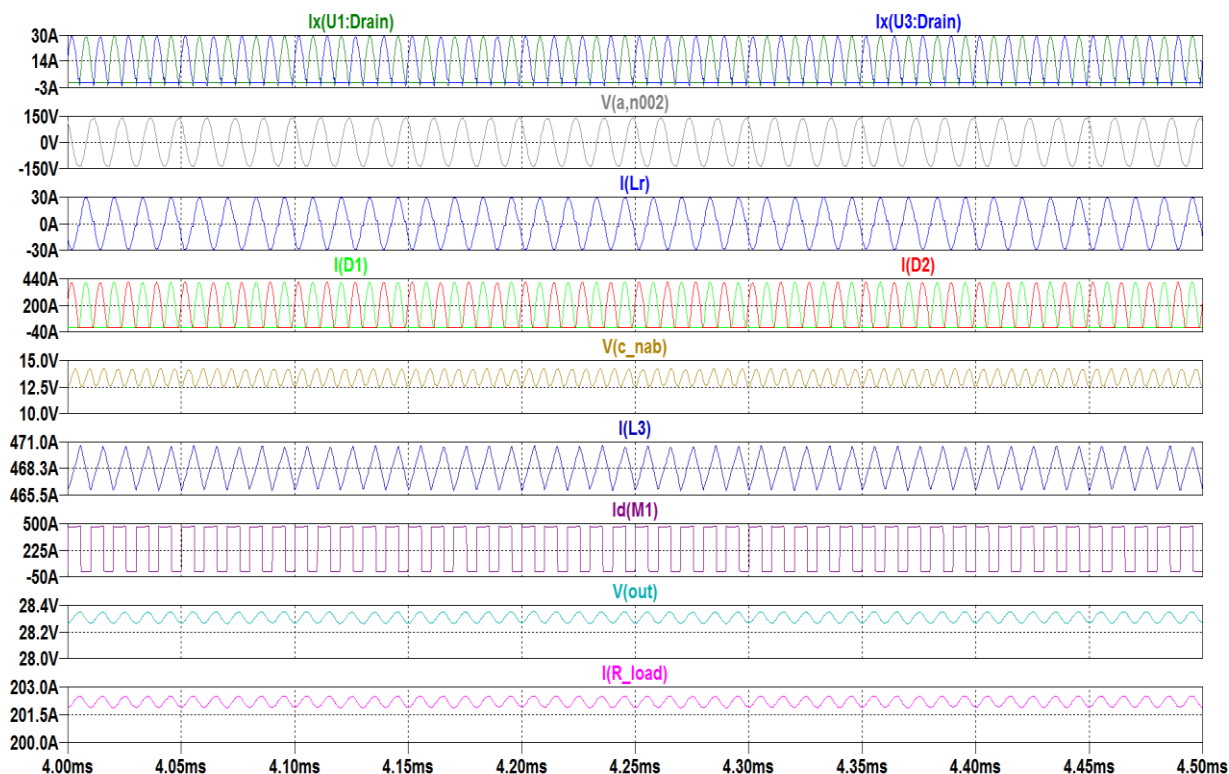
Výsledky simulace z předchozí kapitoly ukázaly, že samotný LLC měnič není vhodný pro aplikaci s velkým rozsahem vstupního napětí. Další simulační část bude věnována simulaci kaskády měničů LLC a zvyšujícího měniče. Princip řízení je založen na tom, že v případě poklesu vstupního napětí, poklesne napětí na sekundární straně transformátoru. Zvyšující měnič zvýší toto napětí na požadovanou hodnotu výstupního napětí.

Pro tuto simulaci byl dopočítán zvyšující měnič s parametry $L_{\text{Boost}} = 15 \mu\text{H}$, $f_{\text{sw}} = 100 \text{ kHz}$, střída $S_{\text{max}} = 0.5$. Simulační schéma je na obrázku 49. LLC měnič je stejný jako v předchozí kapitole.



Obrázek 49 – Schéma kaskády měničů v LTspice

Podmínky simulace: vstupní napětí $V_{\text{in}} = 400 \text{ V}$, $f_{\text{sw LLC}} = 80 \text{ kHz}$, $f_{\text{sw Boost}} = 100 \text{ kHz}$. Na obrázku 50 jsou výsledky simulace, jedná se o ustálený stav. Popis průběhu zůstal stejný jako v předchozích simulacích. Navíc byly doplněny průběhy napětí před zvyšujícím měničem, proud na zvyšující indukčnosti a proud tranzistorem ve zvyšující části měniče.



Obrázek 50 – Výsledky simulace kaskáda měničů

I_x(U1:Drain) – proud tranzistorem T₁

I_x(U3:Drain) – proud tranzistorem T₃

V(A,N002) – napětí na rezonančním kondenzátoru C_r

I(L_r) – proud rezonanční tlumívkou L_r

I(D₁) – proud usměrňovací diodou D₁

I(D₂) – proud usměrňovací diodou D₂

V(c_nab) – napětí před zvyšujícím měničem

I(L₃) – proud indukčnosti L₃, boost indukčnost

I_d(M1) – proud zvyšujícím tranzistorem

V(out) – výstupní napětí

I(R_load) – výstupní proud

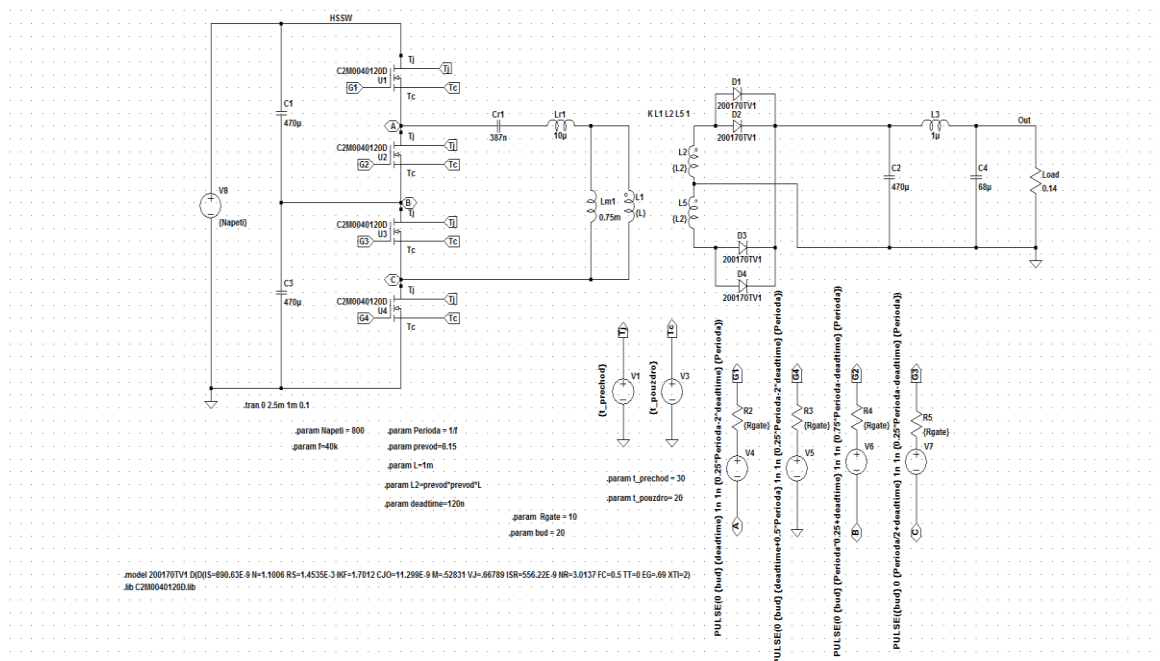
V porovnání s výsledky, z předchozí simulace (obrázek 48), je vidět, že měnič spolehlivě dodává požadovaný výkon, přičemž výstupní zvlnění napětí je kolem 100 mV, což je vhodné pro další použití. Ještě existuje další výhoda použití kaskády měničů a to, že výstupní napětí lze regulovat pomocí zvyšovací části. Z hlediska řízení LLC částí je možnost přejít na vyšší spínací frekvenci, protože v tomto zapojení se měnič nachází v rezonančním stavu $f_s/f_r = 1$. Zesílení rezonančního



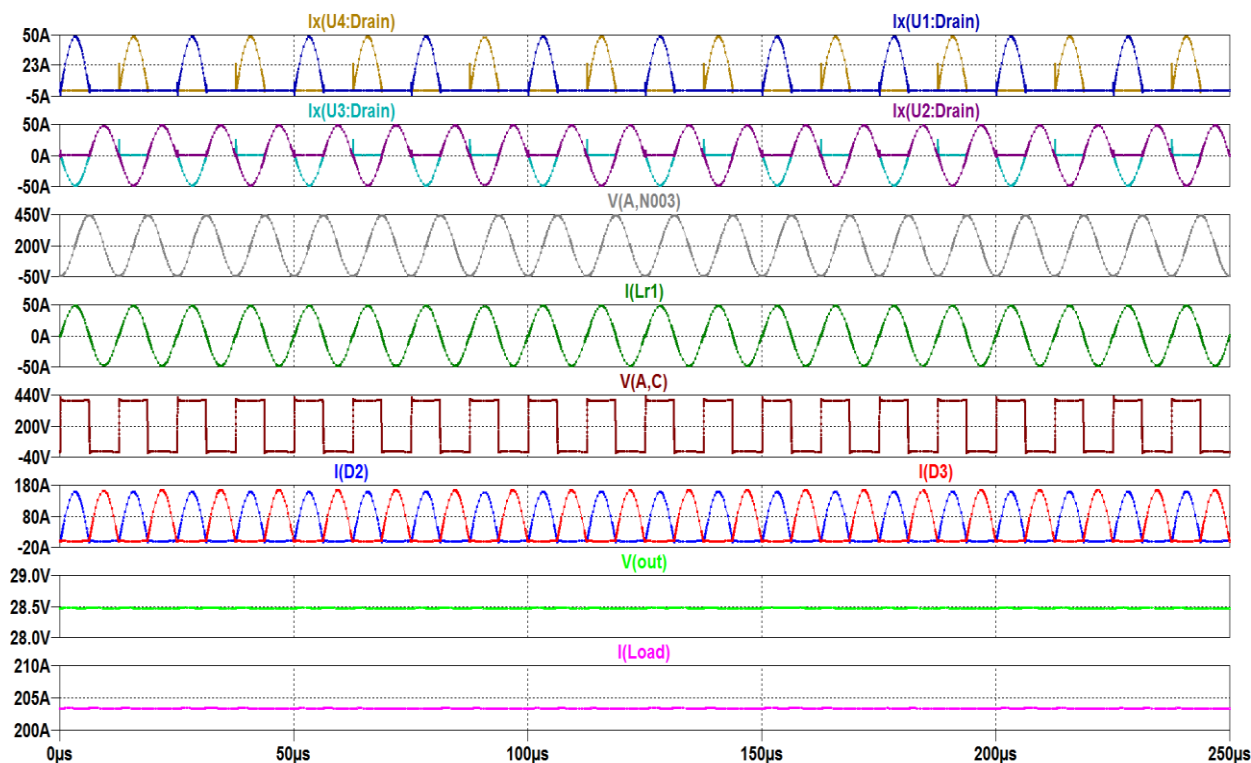
tanku v tomto bodě je rovno 1. Takže tato soustava není vázána na přenosovou charakteristiku LLC obvodu.

10.12 Simulace tří úrovněvého měniče

Poslední varianta měniče je tří úrovněvý měnič. Princip řízení tohoto měniče byl rozebrán v kapitole 6.8. Při jmenovitém vstupním napětí 800 V, měnič nabije vstupní kondenzátory na polovinu vstupního napětí a jeho spínání probíhá v následující posloupnosti dle tabulky 2: 1- 3- 2- 3. Simulační schéma je na obrázku 51. Jedná z výhod tohoto měniče je to, že se dá použít tranzistory s nižším závěrným napětím. Pro simulaci byli použity tranzistory se závěrným napětím 1200 V. Výsledky simulace jsou na obrázku 52.



Obrázek 51 Schéma tříúrovněvého měniče v Ltspice



Obrázek 52 – Výsledky simulace pro tříúrovňový měnič, vstupní napětí 800 V

$I_x(U1:Drain)$ – proud tranzistorem T_1

$I_x(U4:Drain)$ – proud tranzistorem T_4

$I_x(U2:Drain)$ – proud tranzistorem T_2

$I_x(U3:Drain)$ – proud tranzistorem T_3

$V(A,N003)$ – napětí na rezonančním kondenzátoru C_r

$I(L_r)$ – proud rezonanční tlumívkou L_r

$V(A,B)$ – napětí na rezonančním tanku

$I(D2)$ – proud usměrňovací diodou D_2

$I(D3)$ – proud usměrňovací diodou D_3

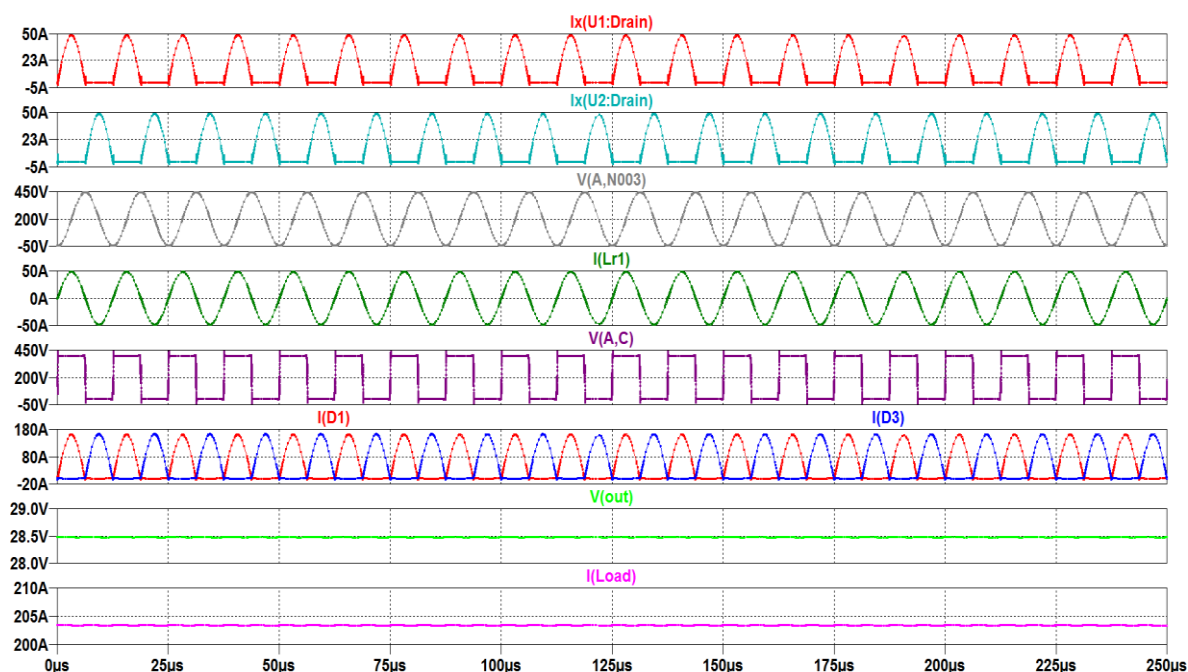
$V(out)$ – výstupní napětí

$I(Load)$ – výstupní proud

Při jmenovitém vstupním napětí měniče byly prokázány očekávané výsledky. Mezi nevýhody tohoto měniče patří, že regulace měniče je vázána na přenosovou charakteristiku rezonančního tanku a z tohoto důvodu není měnič schopen dodat nízkou úroveň zvlnění výstupního napětí. Tento problém je stejný jako u klasického LLC měniče.



Další simulace byla provedena za podmínky, že napětí na vstupu měniče je 400 V. Při regulaci v tomto případě měnič nabývá stavů 4 a 3. Výsledky simulace jsou na obrázku 53. Z obrázku je vidět, že měnič je schopen dodávat výkon i při sníženém vstupním napětí. Zvlnění výstupního napětí je kolem 100 mV a je tedy vhodné pro další použití.



Obrázek 53– výsledky simulace pro 3 urovněný měnič, 400 V vstupní napětí

$I_x(U1:Drain)$ – proud tranzistorem T_1

$I_x(U2:Drain)$ – proud tranzistorem T_2

$V(A,N003)$ – napětí na rezonančním kondenzátoru C_r

$I(L_r)$ – proud rezonanční tlumívkou L_r

$V(A,B)$ – napětí na rezonančním tanku

$I(D1)$ – proud usměrňovací diodou D_1

$I(D3)$ – proud usměrňovací diodou D_3

$V(out)$ – výstupní napětí

$I(Load)$ – výstupní proud

Výsledky simulací ukázali, že tříúrovňový měnič je schopen dodávat výkon při dvou hladinách vstupního napětí 800 a 400 V. V případě, že na vstupu bylo napětí v rozmezí 400 - 800 V, a regulace měniče byla vázána na přenosovou charakteristiku rezonančního obvodu, tří úrovňový měnič měl stejný problém jak klasický LLC měnič. Rostlo zvlnění výstupního napětí, větší hodnoty činitele tvaru usměrňovače.



11. Závěr

Cílem této diplomové práce bylo hledání vhodné topologie pro měnič s velkým rozsahem vstupního napětí. Jednalo se o snižující měnič 800/28V. V teoretické části byly rozebrány tři možné varianty tohoto řešení. K dispozici byl klasický LLC měnič, kaskáda měničů klasických LLC a zvyšující část a tři úroňový měnič. Každá variant obsahovala rezonanční LLC obvod. Byla snaha co nejvíce využít přenosové charakteristiky LLC tanku. Pro ověřování a porovnání všech třech variant v simulačním prostředí LTspice byly vytvořeny simulace. Simulace probíhaly ve dvou pracovních bodech. V prvním případě byla simulace provedena se vstupním napětím měniče 800 V, druhý případ byl pro 400 V. Všechny měniče měly stejný rezonanční obvod. Tento obvod by měl zajistit stejný tvar přenosové charakteristiky pro každý měnič. Rezonanční obvod byl vypočten tak, aby obvod měl dostačující napěťové zesílení při minimálním vstupním napětí.

První simulace byla věnována klasickému LLC měniči a podrobně ukázala, jak probíhá spínání jednotlivých větví měniče. Tak, že bylo provedeno členění na časové intervaly během jednotlivých stavů. Pro vstupní napětí 800 V byl měnič spínán s frekvencí $f_s = f_r$. Rezonanční obvod má v tomto bodě zesílení rovno jedné, měnič dodával požadovaných 28 V na výstupu. Při simulaci ve druhém pracovním bodě 400 V, byl měnič spínán s frekvencí $f_s < f_r$. Měnič dodával výstupní napětí 28 V při zvlnění větším než přijatelné. Výstupní přenos LLC obvodu odpovídal matematickým předpokladům, avšak snížení spínací frekvence způsobilo nepřijatelné zvlnění napětí, protože výstupnímu filtru poklesl činitel filtrace.

Druhá simulace byla postavena na tom, že klasický LLC měnič byl doplněn zvyšující částí. Vznikla tedy kaskáda měničů. Princip tohoto měniče byl založen na tom, že v případě poklesu výstupního napětí zvyšovací část zajistila doregulování výstupního napětí na požadovanou hodnotu. LLC část byla vždy spínána s konstantním kmitočtem $f_s = f_r$. V případě, že na vstupu měniče bylo jmenovité napětí, zvyšovací část nebyla zařazena do regulace, a zvyšovací tlumivka hrála roli filtrační tlumivky.

V třetí simulaci se jednalo o tři úroňový LLC měnič. Princip řízení tohoto měniče opět navazuje na přenosovou charakteristiku rezonančního obvodu LLC, takže má stejné problémy se zvlněním výstupního napětí téměř v celém rozsahu vstupního napětí. Při vstupním napětí 400 V měnič dodával požadované výstupní napětí, protože byla změněná spínací sekvence tranzistoru oproti případu, kde je na vstupu 800 V a tříúroňový měnič je tady schopen zajistit zvlnění výstupního napětí v obou případech přijatelné, ale v rozsahu napětí mezi simulovanými body byl prokázán stejný problém jako u klasického LLC měniče, příčinou je opět přenosová charakteristika obvodu.



Z výsledků této práce tedy vyplývá, že nejlepší topologií pro měnič s velkým rozsahem vstupního napětí se stala kaskáda měničů. Protože tato topologie není vázána na přenosovou charakteristiku rezonančního obvodu, ale zároveň má toto uspořádání všechny její výhody. Výhodou je přirozené zajištění podmínek pro měkké spínání tranzistorů ZVS, z čehož plynou nižší spínací ztráty na tranzistorech a je tedy možné přejít na vyšší spínací frekvence. LLC část vždy pracuje v rezonančním stavu $f_s = f_r$, se zesílením 1 a není vázána na přenosovou charakteristiku. Zvyšovací část zajišťuje plynulou regulaci výstupního napětí při poklesu vstupního napětí.



Seznam literatury

- [1] Rashid, M. Power electronics Handbook – Third Edition, 2011
- [2] Bo Yang, Topology Investigation of Front End DC/DC Power Conversion for Distributed Power System, 2003
- [3] Application note – AN2450 – LLC resonant half-bridge converter design guidelines by ST, 2008
- [4] Application Note AN2012-09 – Resonant LLC Converter: Operation and Design by Infineon, 2014
- [5] Pavelka, J. Čeřovský, Z. Lettl, J. – Výkonová elektronika. 1995, Nakladatelství ČVUT
- [6] Xiang Fang, Haibing Hu, John Shen – Operation mode analysis and peak gain approximation of the LLC resonant converter, 2012
- [7] Coccia, A. Canales, F. Barbosa, P. Ponnaluri, S. – Wide input voltage range compensation in DC/DC resonant architectures for on-board traction power supplies, 2007
- [8] Application note – AN2644 – An introduction to LLC resonant half-bridge converter by ST, 2008
- [9] Application note – CoolMOS – Primary side Mosfet selection for LLC topology by Infineon
- [10] Reza Beiranvand, Bizhan Rashidian, Mohammad Reza Zolghardi – Optimizing the normalized dead-time and maximum switching frequency of a wide-adjustable-range LLC resonant converter, 2010
- [11] David Pánek, Václav Kotlan, Pavel Karban – překlad návodu LTspice, 2011
- [12] Jianqiang Liu, Jiepin Zhang, Trillion Zheng, Jingxi Yang – A modified gain model and the corresponding design method for an LLC resonant converter, 2017
- [13] Katalogový list – C2M0045170D, CREE
- [14] Katalogový list - STPS200170TV1Y, ST
- [15] Isaac Nam, Roger Dougal, and Enrico Santi - Optimal Design Method for Series LCLC Resonant Converter Based on Analytical Solutions for Voltage Gain Resonant Peaks, 2013
- [16] Ray-Lee Lin, Lung-Hua Huang - Efficiency Improvement on LLC Resonant Converter Using Integrated LCLC Resonant Transformer, 2018



Seznam obrázků

Obrázek 1 – Průběhy napětí a proudu při ideálním spínání	16
Obrázek 2 - Průběhy napětí a proudu při reálném spínání	16
Obrázek 3 – Průběh ztrát na tranzistoru během spínání	18
Obrázek 4 – Spínací pochody při různých typech spínání	19
Obrázek 5 – Spínání reálného tranzistoru	20
Obrázek 6 - Rozdělení rezonančních měničů podle [1]	21
Obrázek 7 – Full bridge	22
Obrázek 8 –Průběhy při fázovém posunu	23
Obrázek 9 – Sériový rezonanční měnič	26
Obrázek 10 – Náhradní schéma sériového rezonančního měniče	26
Obrázek 11 – Přenosová charakteristika sériového rezonančního měniče	28
Obrázek 12 – Paralelní rezonanční měnič	29
Obrázek 13 - Náhradní schéma paralelního rezonančního měniče	29
Obrázek 14 – Přenosová charakteristika paralelního rezonančního měniče	30
Obrázek 15 – Sériově paralelní rezonanční měnič	31
Obrázek 16 - Náhradní schéma sériově paralelního rezonančního měniče	32
Obrázek 17 - Přenosová charakteristika sériově paralelního rezonančního měniče	33
Obrázek 18 - Přenosová charakteristika SPRC měniče, pro různá k	34
Obrázek 19 – kaskáda měničů	35
Obrázek 20 – Tří úroňový měnič	36
Obrázek 21 – První spínací stav	36
Obrázek 22 – Druhý spínací stav	37
Obrázek 23 – Třetí spínací stav	37
Obrázek 24 – Čtvrtý spínací stav	38
Obrázek 25 – Parazitní kapacity tranzistoru	39
Obrázek 26 – Parazitní parametry transformátoru	40
Obrázek 27 – Průběhy napětí při spínání v nule napětí	40
Obrázek 28 – Průběhy na měniče při spínání v nule napětí	41
Obrázek 29 – Průběhy napětí při špatném spínání	42
Obrázek 30 - Přenosová charakteristika LLC tanku	43
Obrázek 31 – Dvoucestný můstkový usměrňovač	47
Obrázek 32 – Dvoucestný usměrňovač s vyvedeným středem	47
Obrázek 33 – Struktura LTspicu	49
Obrázek 34 – Katalogový list tranzistoru [13]	53
Obrázek 35 – Ukázka tranzistoru v LTspicu	54



Obrázek 36 - Katalogový list diody [14].....	54
Obrázek 37– Ukázka diody v LTspicu.....	55
Obrázek 38 – Schéma měniče v LTspicu.....	56
Obrázek 39 – Průběhy napětí a proudu rezonančním tankem.....	57
Obrázek 40 – Napětí na transistorech T1 a T4.....	58
Obrázek 41– Napětí na transistorech T2 a T3.....	58
Obrázek 42 Napětí na transistorech T2 a T3.....	59
Obrázek 43 – průběh výstupního napětí.....	59
Obrázek 44 - průběh výstupního napětí, měnič doplněn výstupním filtrem.....	60
Obrázek 45 – výsledky simulace pro ustalený stav.....	61
Obrázek 46 – výsledky simulace při rozběhu měniče.....	64
Obrázek 47– výsledky simulace při rozběhu pomocí soft startu.....	66
Obrázek 48 – výsledky simulace, podrezonanční stav.....	67
Obrázek 49 – Schéma kaskády měničů v LTspicu.....	69
Obrázek 50 – Výsledky simulace kaskáda měničů.....	70
Obrázek 51 Schéma tří úrovněového měniče v LTspicu.....	71
Obrázek 52 – Výsledky simulace pro tříúrovňový měnič, vstupní napětí 800 V.....	72
Obrázek 53– výsledky simulace pro 3 urovněvý měnič, 400 V vstupní napětí.....	73



Příloha 1 –popís simulace pomocí netlistu, LLC měnič

```
L1 B N004 {L}
L2 0 N001 {L2}
L3 N004 B 0.75m
L4 N003 N004 10μ
C1 N003 A 387n
L5 N005 0 {L2}
D1 N001 N002 200170TV1
D2 N005 N002 200170TV1
R1 Out 0 0.14
XU1 HSSW G1 A Tj Tc C2M0045170D
XU2 A G2 0 Tj Tc C2M0045170D
XU3 HSSW G3 B Tj Tc C2M0045170D
XU4 B G4 0 Tj Tc C2M0045170D
V1 HSSW 0 {Napeti}
V2 Tj 0 {t_prechod}
V3 Tc 0 {t_pouzdro}
V5 N009 0 PULSE(0 {bud} 0 1n 1n
{0.5*Perioda-deadtime} {Perioda})
V6 N006 0 PULSE(0 {bud} {Perioda/2} 1n 1n
{0.5*Perioda-deadtime} {Perioda})
V7 N007 B PULSE(0 {bud} {Perioda/2} 1n 1n
{0.5*Perioda-deadtime} {Perioda})
R2 G1 N008 {Rgate}
R3 G4 N009 {Rgate}
R4 G2 N006 {Rgate}
R5 G3 N007 {Rgate}
D3 N001 N002 200170TV1
D4 N005 N002 200170TV1
V4 N008 A PULSE(0 {bud} 0 1n 1n
{0.5*Perioda-deadtime} {Perioda})
C2 N002 0 470μ
L6 N002 Out 1μ
C3 Out 0 60μ
.model D D
.lib C:\Users\HP-
PC\Documents\LTspiceXVII\lib\cmp\standard.dio
.param Perioda = 1/f
.param f=80k
K L1 L2 L5 1
.param L=1m
.param L2=prevod*prevod*L
.param prevod=0.0365
.param deadtime=140n
.lib C2M0045170D.lib
.param Napeti = 800
.tran 0 5.5m 0 0.01
.param t_prechod = 90
.param t_pouzdro= 60
.model 200170TV1 D(D(IS=890.63E-
9 N=1.1006 RS=1.4535E-3
IKF=1.7012 CJO=11.299E-9
M=.52831 VJ=.66789 ISR=556.22E-
9 NR=3.0137 FC=0.5 TT=0 EG=.69
XTI=2)
.param Rgate = 2
.param bud = 20
.backanno
.end
```



Příloha 2 –popis simulace pomocí netlistu, kaskáda měničů

```
L1 B N003 {L}
L2 0 N001 {L2}
Lm N003 B 0.75m
Lr N002 N003 10μ
Cr N002 A 387n
L5 N005 0 {L2}
D1 N001 C_nab 200170TV1
D2 N005 C_nab 200170TV1
C2 C_nab 0 470μ
XU1 HSSW G1 A Tj Tc C2M0045170D
XU2 A G2 0 Tj Tc C2M0045170D
XU3 HSSW G3 B Tj Tc C2M0045170D
XU4 B G4 0 Tj Tc C2M0045170D
V1 HSSW 0 {Napeti}
V2 Tj 0 {t_prechod}
V3 Tc 0 {t_pouzdro}
V5 N010 0 PULSE(0 {bud} {deadtime} 1n 1n
{0.5*Perioda-deadtime} {Perioda})
V6 N007 0 PULSE(0 {bud} {Perioda/2+deadtime}
1n 1n {0.5*Perioda-deadtime} {Perioda})
V7 N008 B PULSE(0 {bud} {Perioda/2+deadtime}
1n 1n {0.5*Perioda-deadtime} {Perioda})
R2 G1 N009 {Rgate}
R3 G4 N010 {Rgate}
R4 G2 N007 {Rgate}
R5 G3 N008 {Rgate}
D3 N001 C_nab 200170TV1
D4 N005 C_nab 200170TV1
V4 N009 A PULSE(0 {bud} {deadtime} 1n 1n
{0.5*Perioda-deadtime} {Perioda})
R_load Out 0 0.14
C1 N004 0 470μ
V8 N006 0 PULSE(0 20 0 1n 1n 4.95u 10u)
R1 G5 N006 10
L3 C_nab SB 15μ Rser=10u
M1 SB G5 0 0 IXTH500N04T2
D5 SB N004 24045TV
L4 N004 Out 1μ
C3 Out 0 60μ
.model D D
.lib C:\Users\HP-
PC\Documents\LTspiceXVII\lib\cmp\standard.dio
.model NMOS NMOS
.model PMOS PMOS
.lib C:\Users\HP-
PC\Documents\LTspiceXVII\lib\cmp\standard.mos
.param Perioda = 1/f
.param f=80k
K L1 L2 L5 1
.param L=1m
.param L2=prevod*prevod*L
.param prevod=0.0365
.param deadtime=240n
.lib C2M0045170D.lib
.param Napeti = 400
.tran 0 10m 120u 100u
.param t_prechod = 30
.param t_pouzdro= 20
.model 200170TV1 D(D(IS=890.63E-
9 N=1.1006 RS=1.4535E-3
IKF=1.7012 CJO=11.299E-9
M=.52831 VJ=.66789 ISR=556.22E-9
NR=3.0137 FC=0.5 TT=0 EG=.69
XTI=2)
.param Rgate = 2
.param bud = 20
.param STR = 0.5
.model 24045TV D(D(IS=7.9027E-6
N=.46045 RS=699.11E-6
IKF=1.7498E-6+ EG=.69 XTI=2
CJO=14.799E-9 M=.50222 VJ=.49431
ISR=17.760E-6 FC=0.5 NR=2.1502
TT=0)
.ic V(C_nab) = 0
.backanno
.end
```



Příloha 3 – popis simulace pomocí netlistu,

3 urovného měničů

```
V6 N006 B PULSE(0 {bud}
{Perioda*0.25+deadtime} 1n 1n {0.75*Perioda-
deadtime} {Perioda})
R2 G1 N008 {Rgate}
R3 G4 N009 {Rgate}
R4 G2 N006 {Rgate}
R5 G3 N007 {Rgate}
V4 N008 A PULSE(0 {bud} {deadtime} 1n 1n
{0.25*Perioda-2*deadtime} {Perioda})
C1 HSSW B 470μ Rser=10m
C3 B 0 470μ Rser=10m
L1 C N004 {L}
Lm1 N004 C 0.75m
Lr1 N003 N004 10μ
Cr1 N003 A 387n
R$Load Out 0 0.14
C2 N002 0 470μ
L3 N002 Out 1μ
C4 Out 0 68μ
XU1 HSSW G1 A Tj Tc C2M0040120D
XU3 B G3 C Tj Tc C2M0040120D
V1 Tj 0 {t_prechod}
V3 Tc 0 {t_pouzdro}
XU2 A G2 B Tj Tc C2M0040120D
XU4 C G4 0 Tj Tc C2M0040120D
V5 N009 0 PULSE(0 {bud}
{deadtime+0.5*Perioda} 1n 1n {0.25*Perioda-
2*deadtime} {Perioda})
V7 N007 C PULSE({bud} 0 {Perioda/2+deadtime}
1n 1n {0.25*Perioda-deadtime} {Perioda})
V8 HSSW 0 {Napeti}
D2 N001 N002 200170TV1
D3 N005 N002 200170TV1
L2 0 N001 {L2}
L5 N005 0 {L2}
D1 N001 N002 200170TV1
D4 N005 N002 200170TV1
.model D D
.lib C:\Users\HP-
PC\Documents\LTspiceXVII\lib\cmp\standard.dio
.param Perioda = 1/f
.param f=40k
.param L=1m
.param L2=prevod*prevod*L
.param prevod=0.15
.param deadtime=120n
.lib C2M0040120D.lib
.param Napeti = 800
.tran 0 1.3m 1m 0.1
.model 200170TV1 D(D(IS=890.63E-9
N=1.1006 RS=1.4535E-3 IKF=1.7012
CJO=11.299E-9 M=.52831 VJ=.66789
ISR=556.22E-9 NR=3.0137 FC=0.5
TT=0 EG=.69 XTI=2)
.param Rgate = 10
.param bud = 20
.param t_prechod = 30
.param t_pouzdro= 20
K L1 L2 L5 1
.backanno
.end
```